

# アルバック IRセミナー 2024

## 「生成AIが切り拓く半導体電子ビジネスの拡大」

2024年12月9日

### 本日のアジェンダ

#### I. ロジック・メモリの技術トレンドと当社の取り組み

執行役員 半導体マーケティング担当 岩澤 宏明

#### II. 先端パッケージングの現状と当社の取り組み

執行役員 装置事業本部 電子機器事業部長 岩井 治憲  
事業企画部 久保 純也

#### 将来見通し等に関する記述についての注意事項

##### ■ 将来見通しについて

本資料に記載の業績見通しならびに将来予測は、現在入手可能な情報に基づき作成されたものです。世界経済情勢、半導体・電子部品・FPD・原材料などの市況、設備投資の動向、急速な技術革新への対応、為替レートの変動など様々な要因により、実際の業績・成果等はこれらの見通し・将来予測と大きく異なる可能性があることをご承知おきください。

##### ■ 本資料について

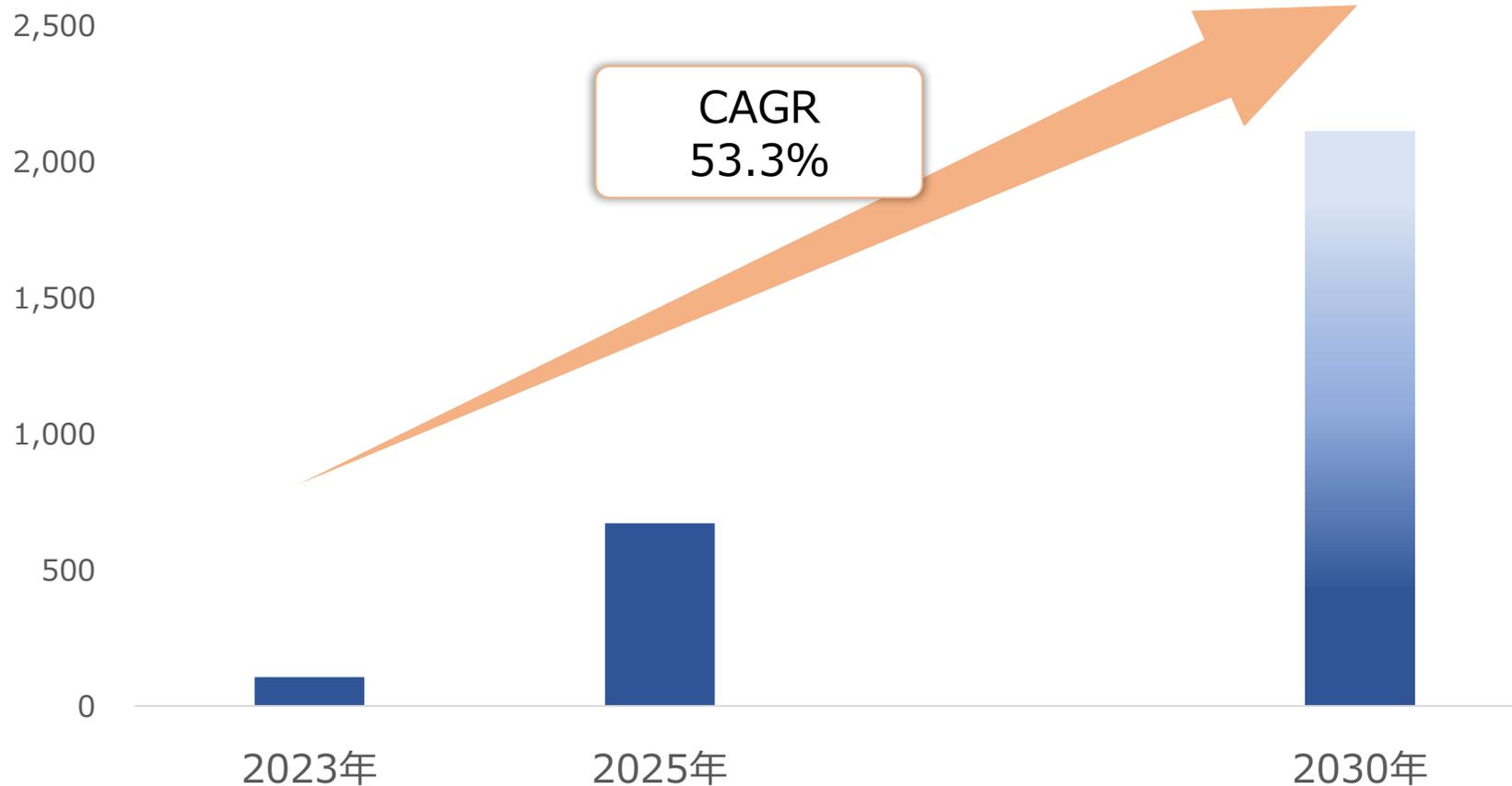
本IRセミナー資料および説明は、技術的な目的で作成されたものではなく、投資家の皆様にご理解いただきやすいよう、単純化している部分がありますことをご承知おきください。



消費電力が1/20になる

## 生成AI市場の需要額見通し（世界）

【単位：億ドル】



出所：一般社団法人電子情報技術産業協会

半導体の微細化

HBMの対応

新材料の適用

新構造の適用

## AI半導体に求められている要素

半導体の微細化

HBMの対応

新材料の適用

新構造の適用

## 具現化に向けた取り組み

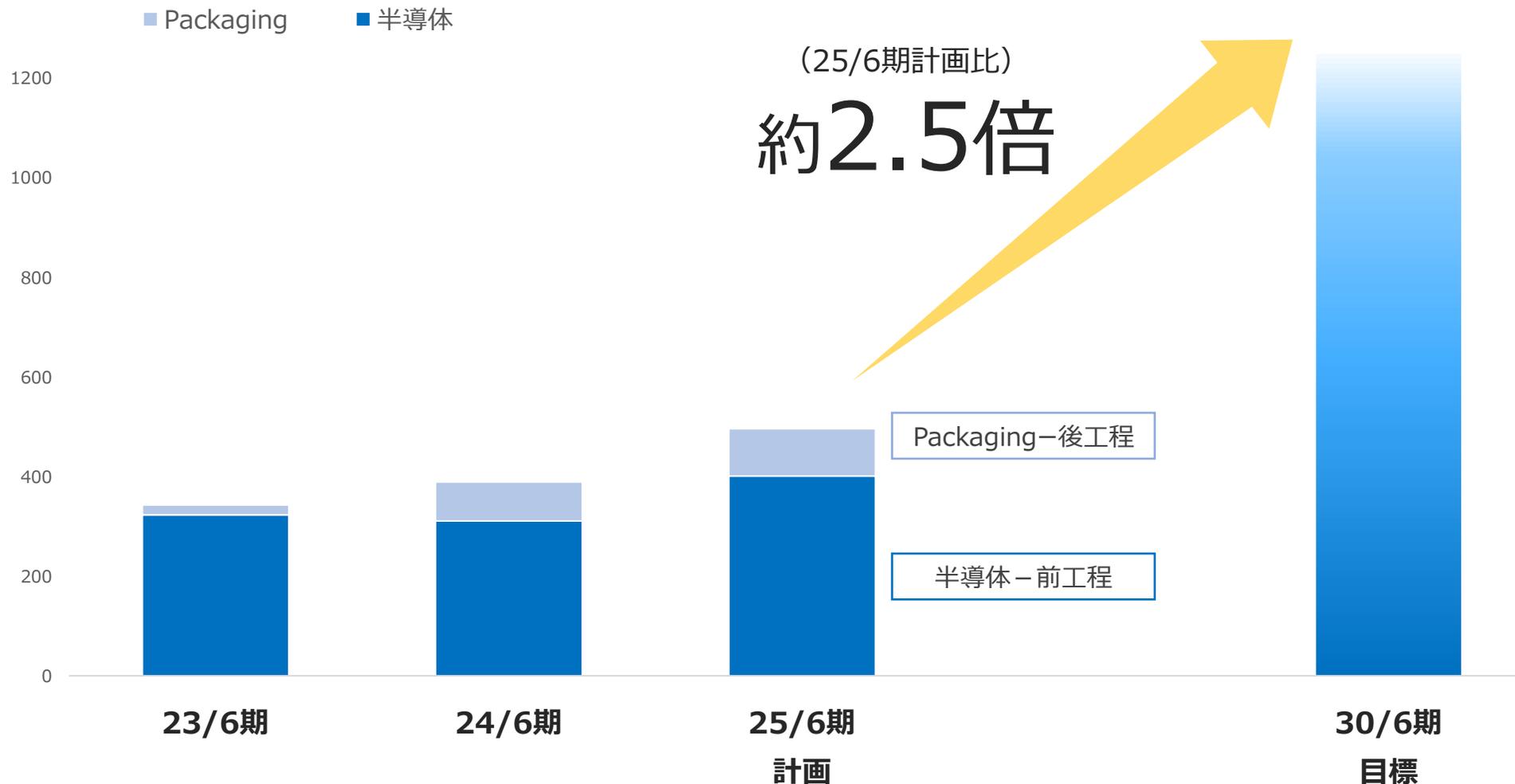
PVD適用範囲を最大化

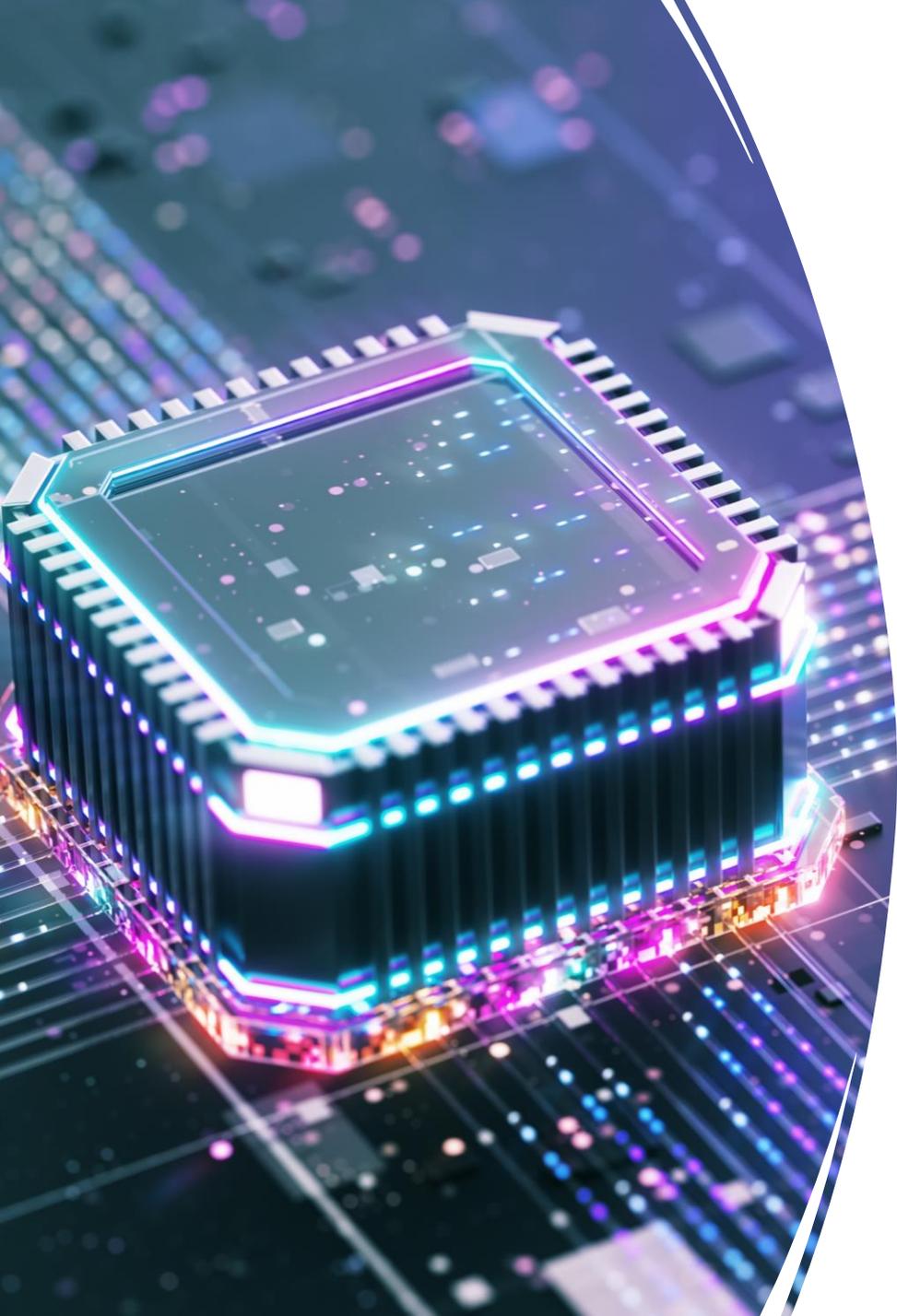
顧客ニーズに寄り添った開発で  
先端プロジェクトの増加

FPD等の技術活用

当社ビジネス機会の拡大

## 半導体&Packaging長期受注目標 【単位：億円】





# ロジック・メモリの技術トレンドと 当社の取り組み

執行役員 半導体マーケティング担当  
岩澤 宏明

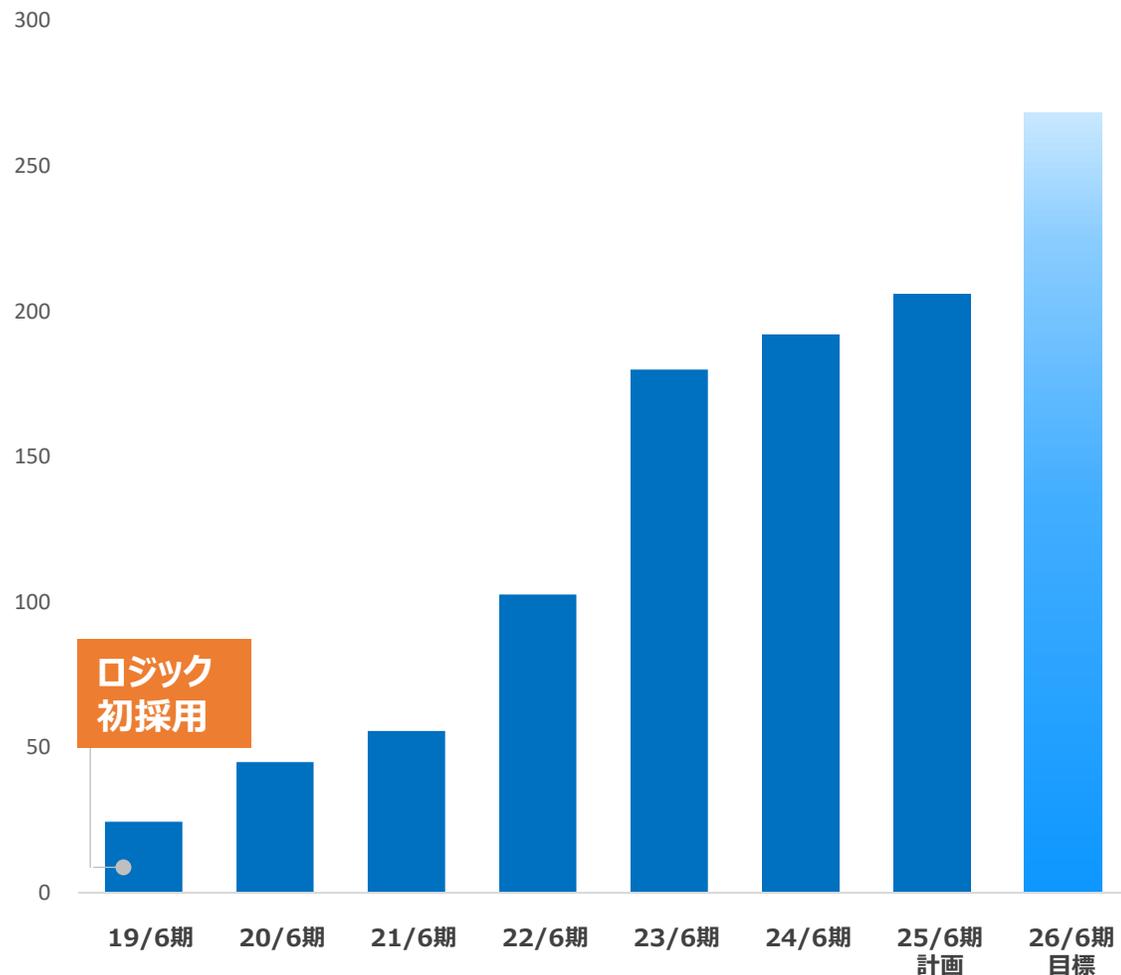
半導体の微細化

HBMの対応

新材料の適用

新構造の適用

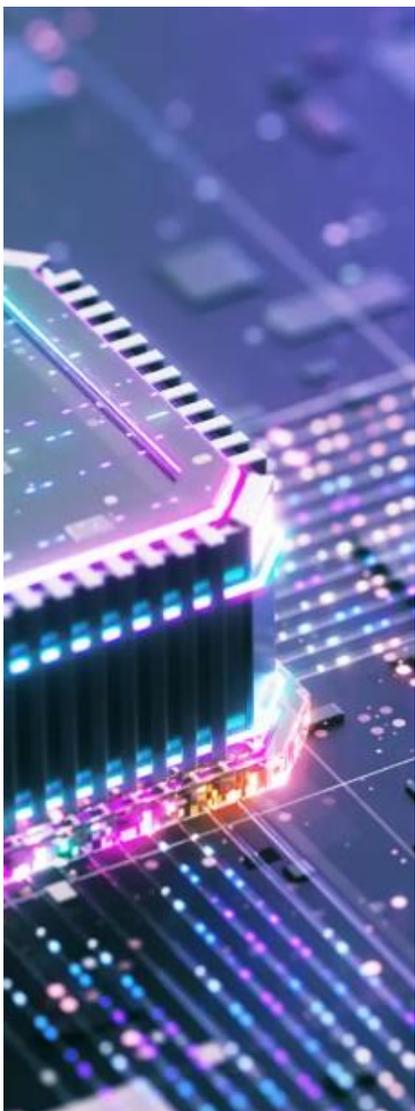
## ■ 受注見込み 【単位：億円】



## ロジック市場へ参入成功

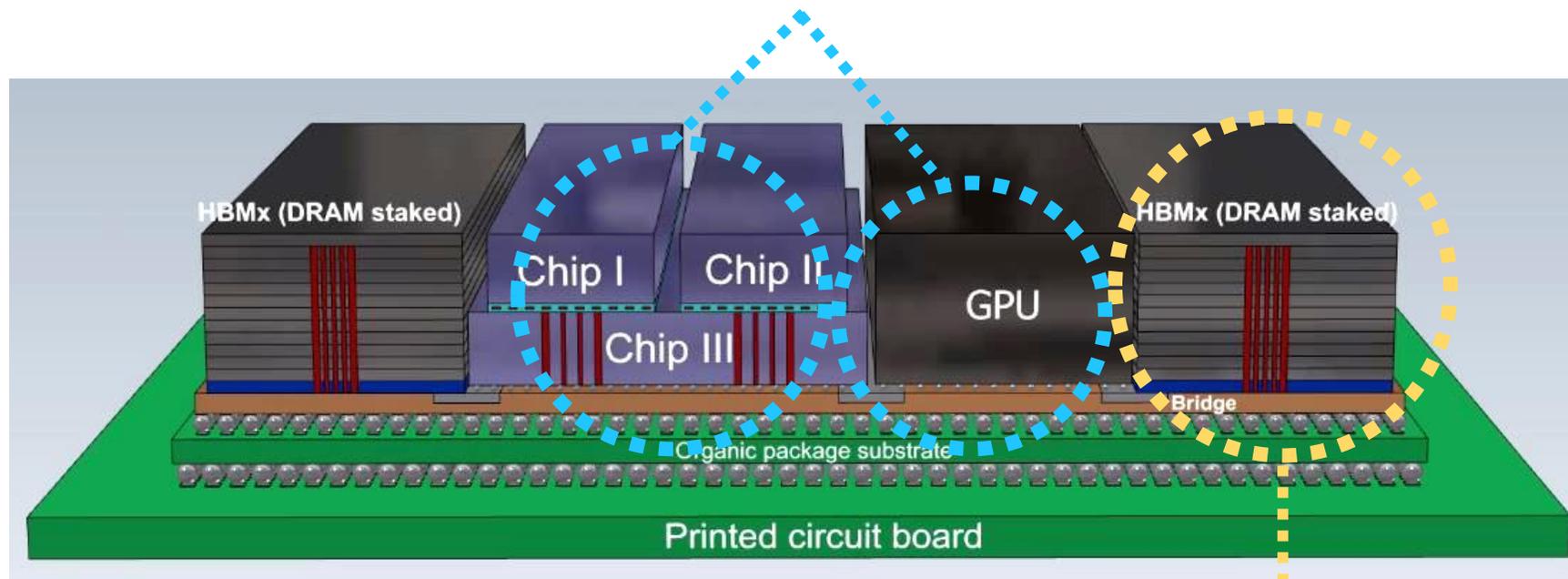
- ✓ 採用顧客の拡大
- ✓ 先端EUV工程からレガシー製品 DUV工程へ
- ✓ メタル層としての適応拡大

顧客・工程数増加で更なる成長



1. 複合プロセスの中でアルバックPVD膜・その強み
2. AI用メモリ製品における当社貢献とハードウェアの適応
3. 新プラットフォーム ENTRON-EXX

## 1. 先端Logic製品 当社の施策 PVD膜の貢献・強み



## 2. AIプロセッサの為のHBM (重ね合わせメモリ) 当社の貢献と強み

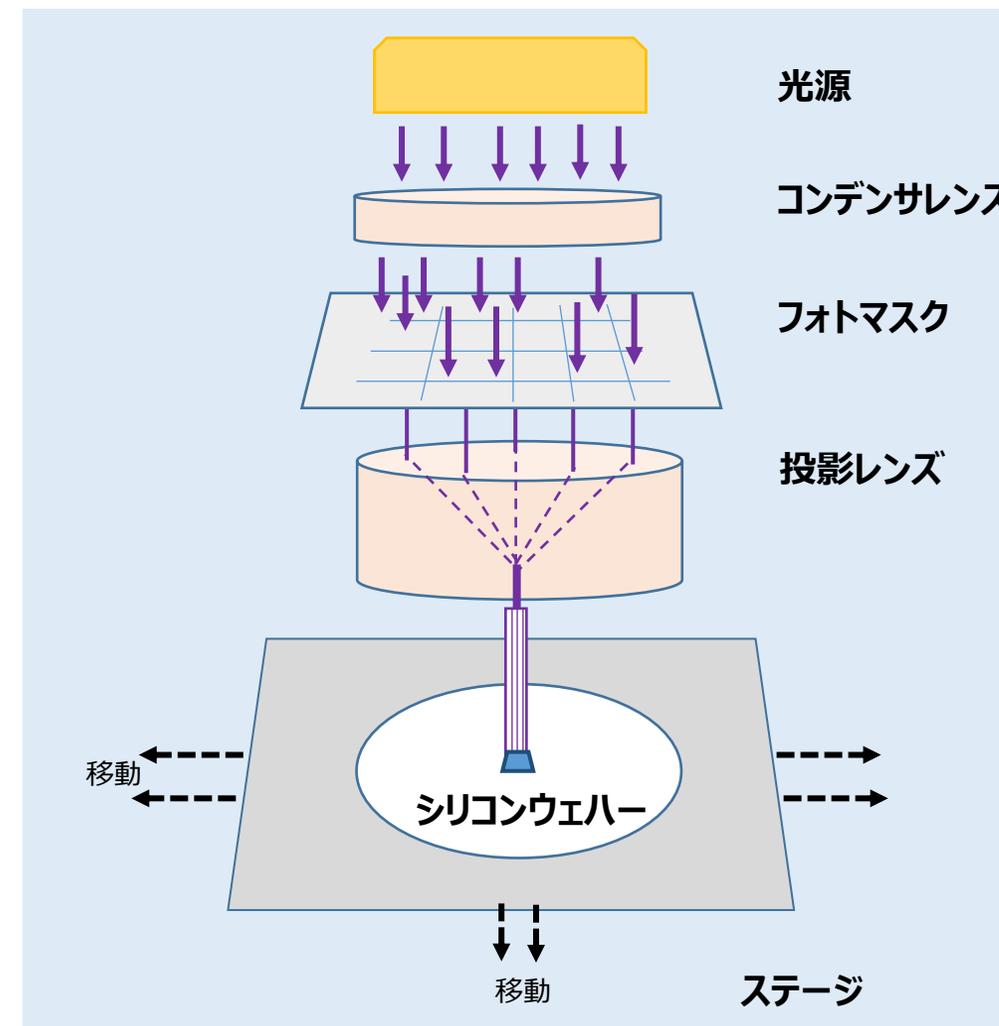
EUV光源で更に短波長化  
(13.5nm)



半導体の更なる微細化実現

半導体露光装置光源の短波長化

1970～80年代前半	g 線	436nm
1980年代半ば～	i 線	365nm
1990年代後半～	KrF	248nm
2000年代～	ArF	193nm
2019年～	EUV	13.5nm



**メタルハードマスクは “絶縁膜エッチング工程の為のPVD膜”**

# アルバックのTiNメタルハードマスク技術

ULVAC

[こちらをクリック](#)



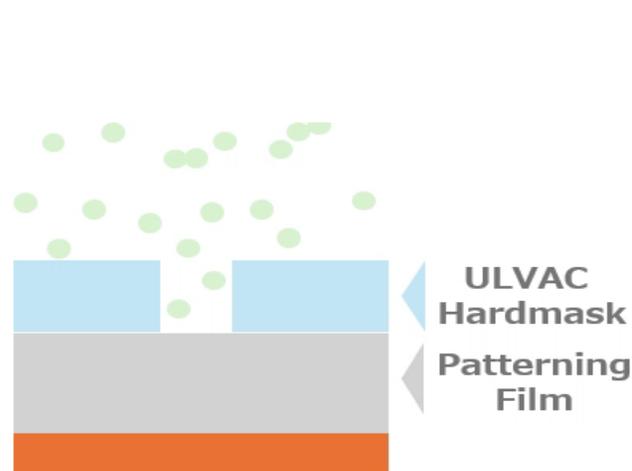


先端デバイスはFin構造から

Sheet構造に変化

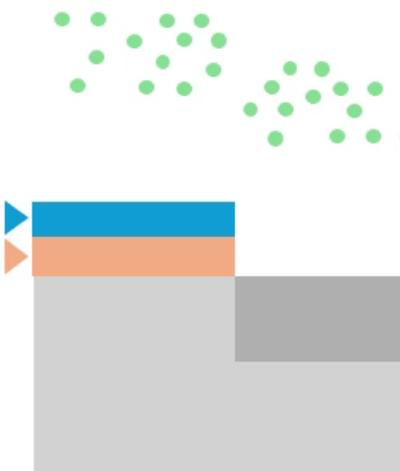
エッチング工程の為にHardmask

既存技術の裏面配線への適応, 拡散工程の為に新Hardmask



**MHMの強み**

- ・高密度な膜質
- ・低パーティクル
- ・ストレス制御性



**PVDの新たな強み**

- ・低温成膜 不要な拡散無し
- ・放出ガス無し
- ・型崩れしない非結晶構造

## 複雑化する複合プロセスの中でPVDの強み

① 低温成膜

熱負荷の低減, 拡散の低減

② 結晶性制御

用途に合った膜質制御

③ 高密度で低抵抗膜

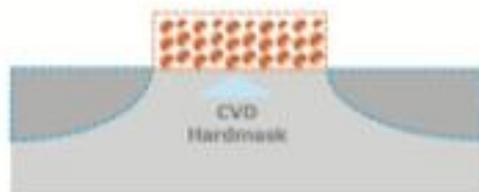
高純度な下地膜

④ 低不純物濃度

汚染・脱ガスの低減

## 従来技術 CVDマスク

CVD Process

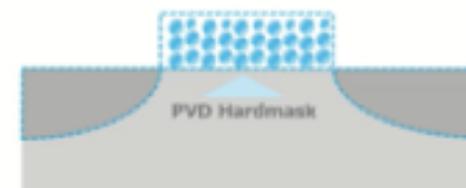


[こちらをクリック](#)



## 当社 PVDマスク

ULVAC Process(PVD)

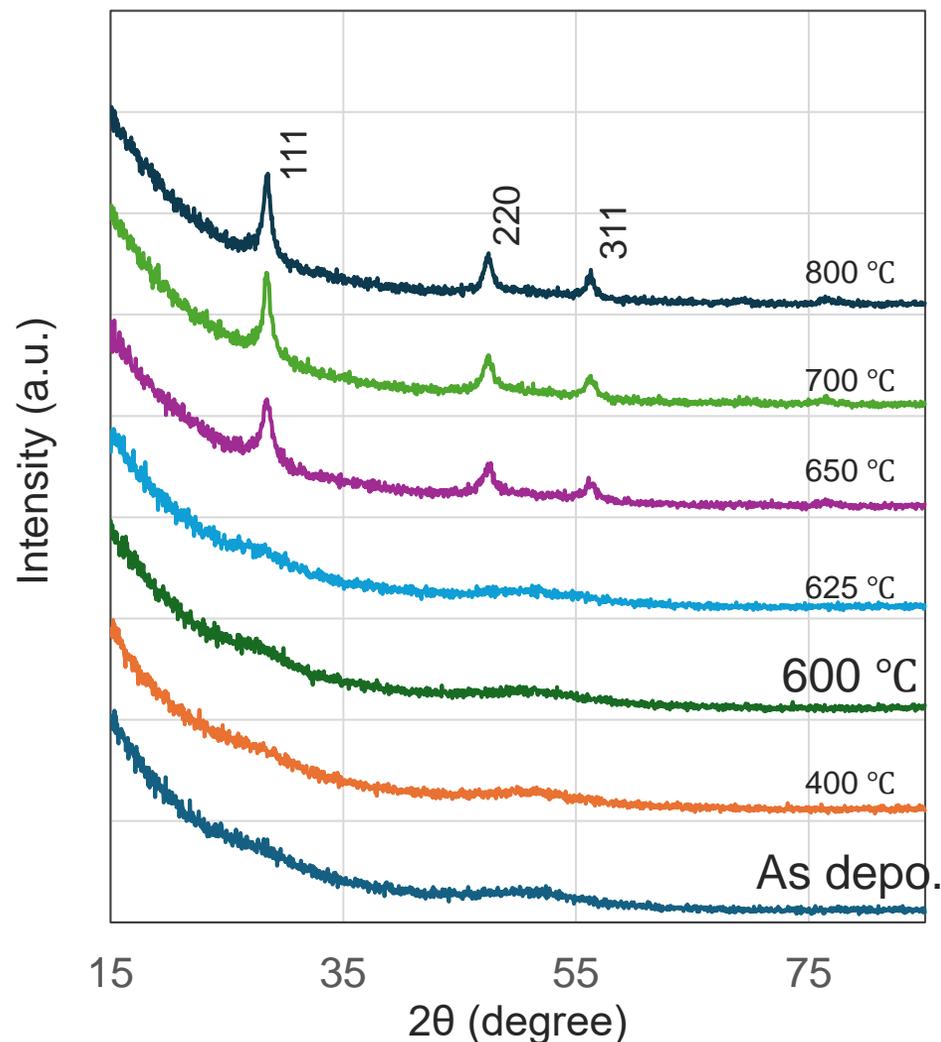


[こちらをクリック](#)

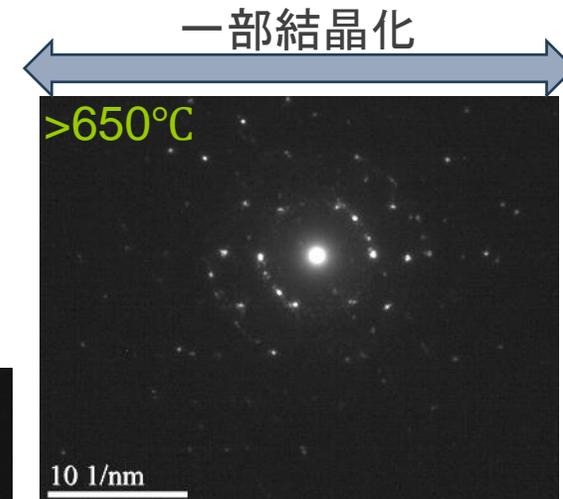
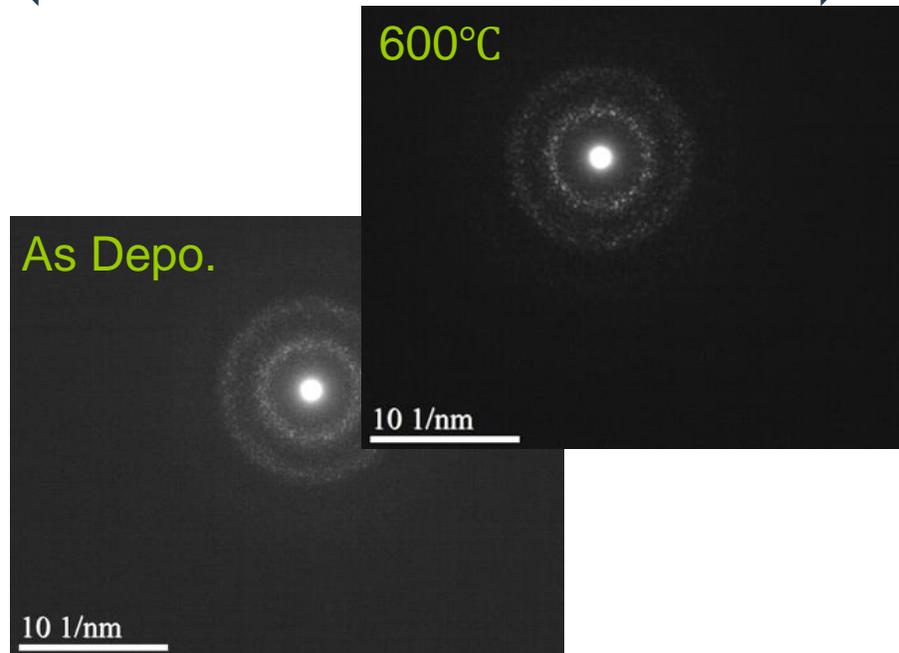


# 従来技術PECVDに対する当社PVDマスクの優位性

PVDマスクの結晶化温度は600℃以上。熱負荷の条件下でもマスク性能を維持できる



非晶質を維持



650℃以上で結晶化の開始

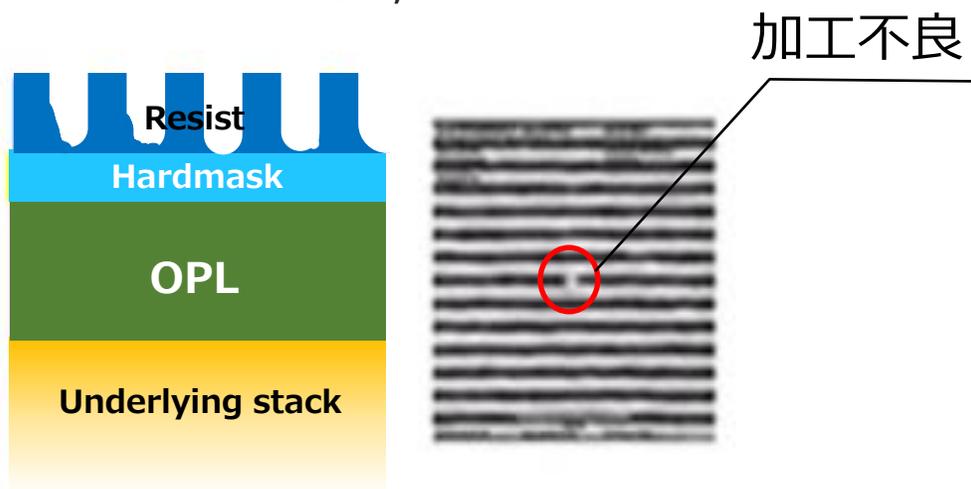
非晶質を表すブロードな円環状の電子回折

PVDマスクの非晶質 (結晶化しにくい)

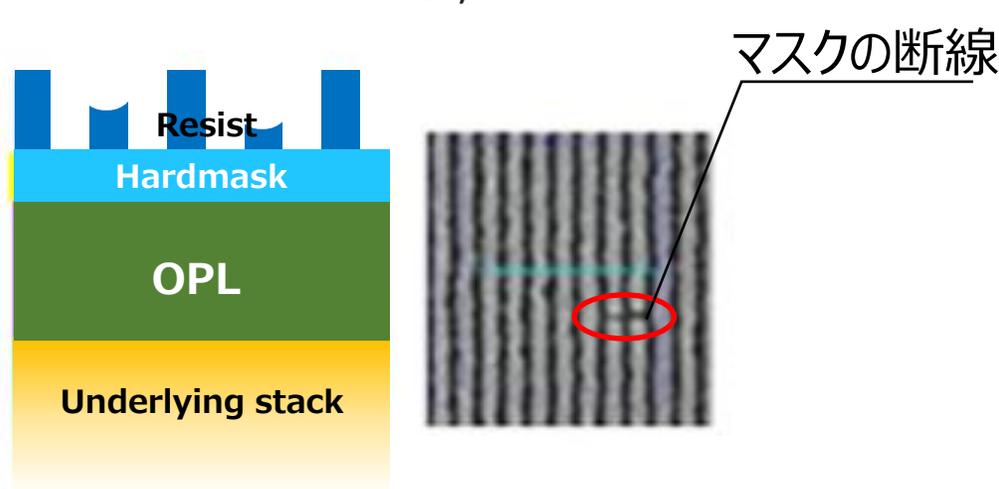
温度耐性(RTP X度 Ramp Up 2 min)

## CVDマスクの問題は 放出ガスのフォトレジストへの悪影響 シート構造デバイスの更なる微細化のため放出ガスの無いマスクが必要

1) CVDマスクからの放出ガスによる  
フォトレジストの残渣,加工不良



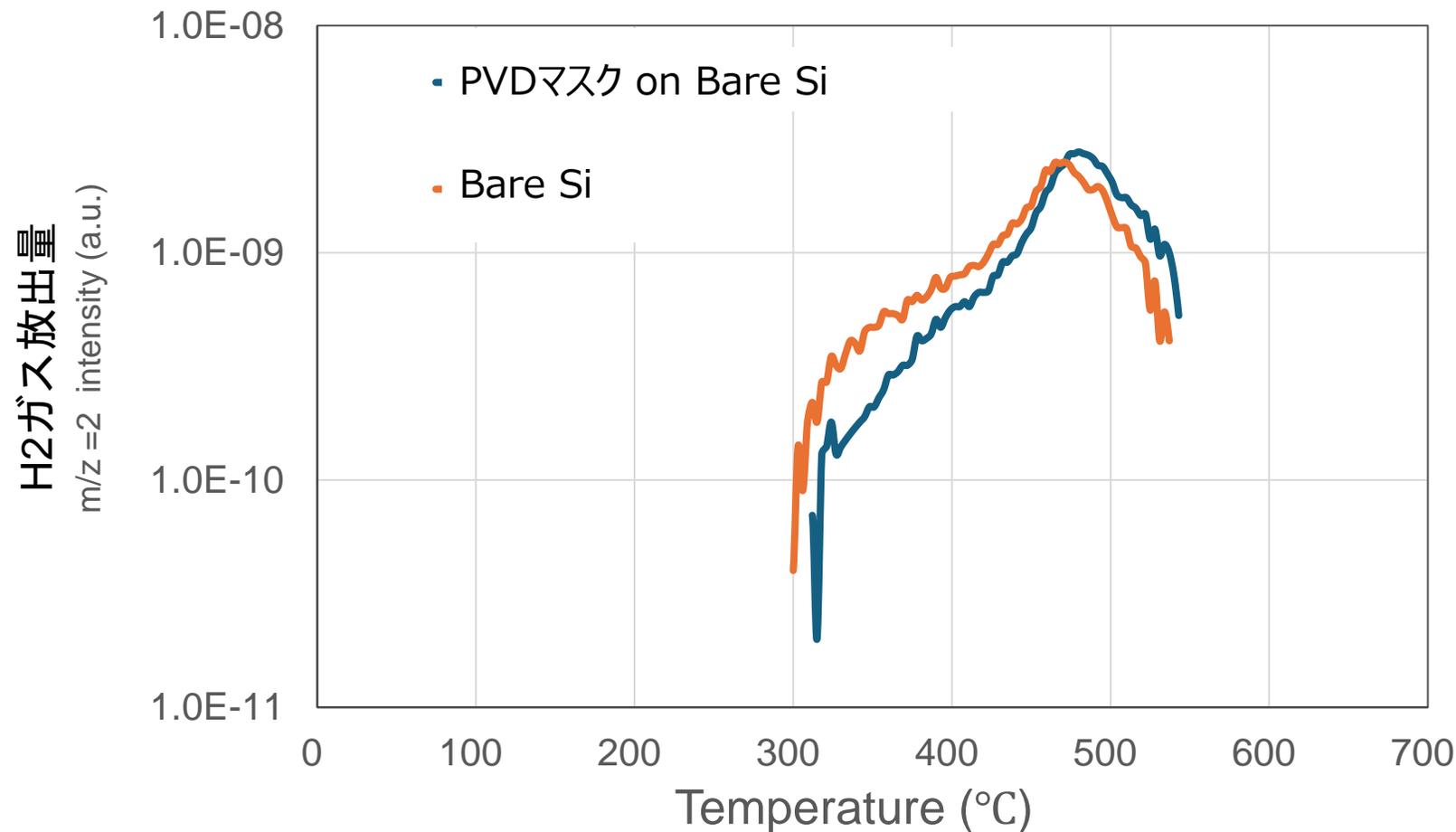
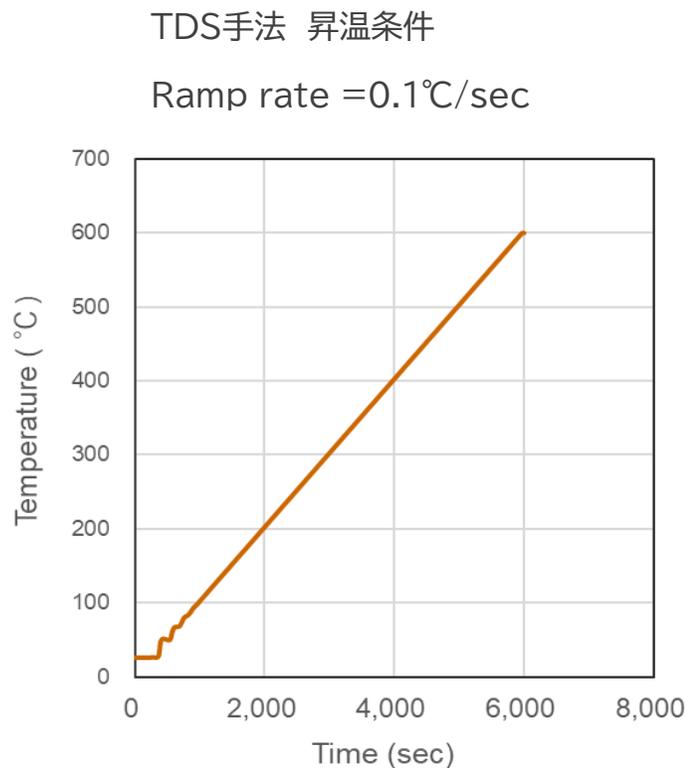
2) CVDマスクからの放出ガスによる  
フォトレジストの倒壊,加工不良

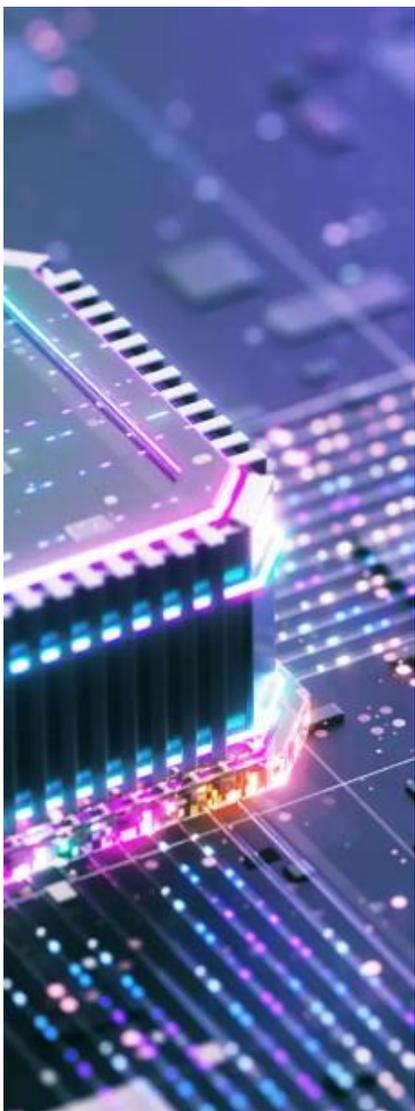


Source:  
De Silva et al.: Inorganic hardmask development for  
extreme ultraviolet patterning

- Photoレジストに悪影響を及ぼすH<sub>2</sub>ガスの放出無し(BareSi基板と同レベル)
- エッチングマスクとしての優位性あり

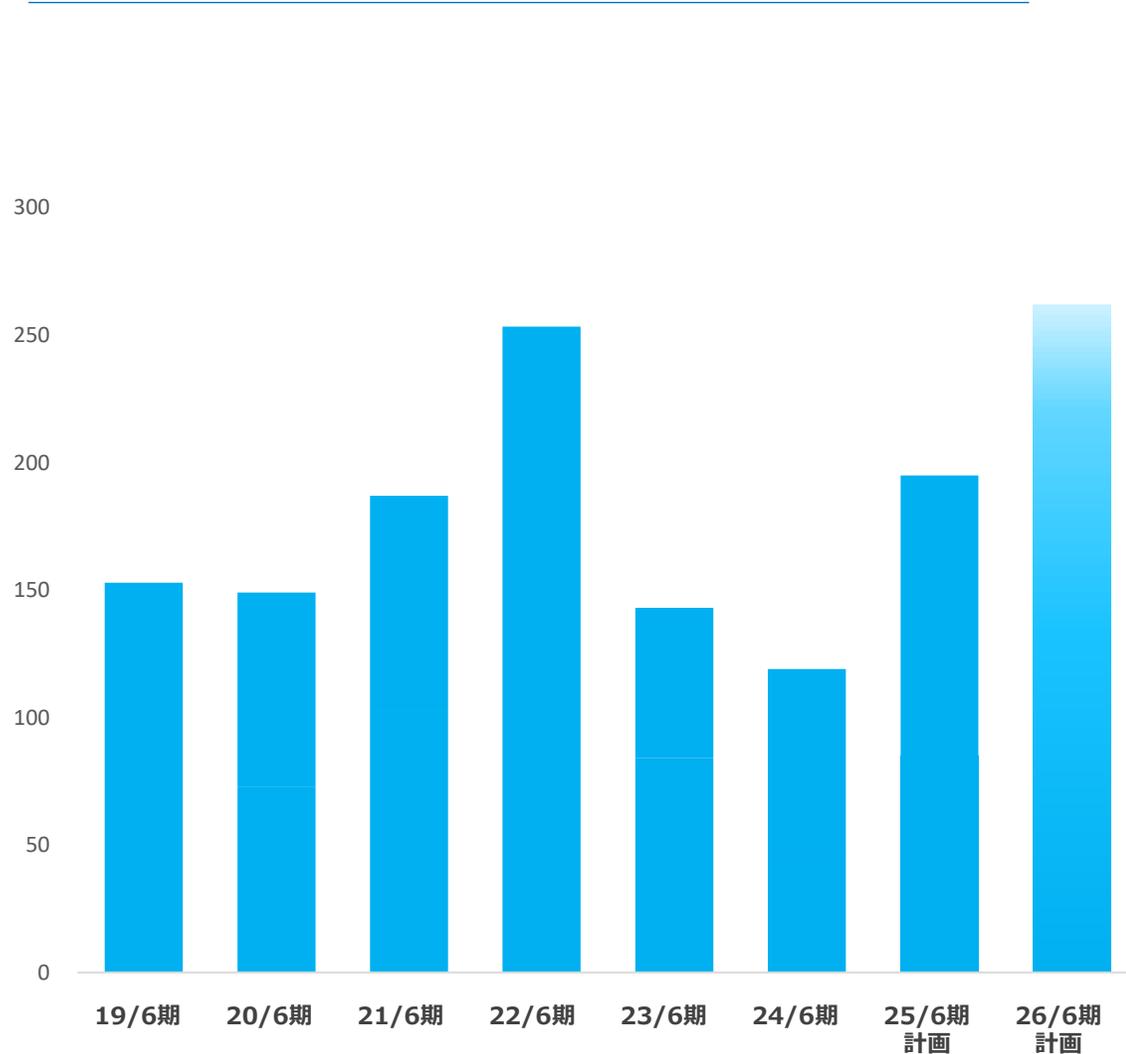
## PVDマスク As Depoでの放出ガス特性 (TDS Ramp rate 0.1°C/sec, max 600°C)





1. 複合プロセスの中でアルバックPVD膜・その強み
2. AI用メモリ製品における当社貢献とハードウェアの適応
3. 新プラットフォーム ENTRON-EXX

■ 受注見込み 【単位：億円】



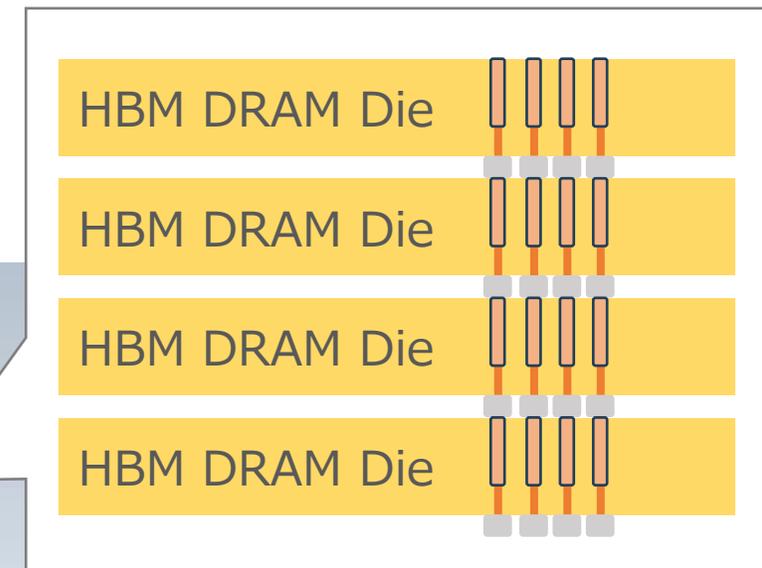
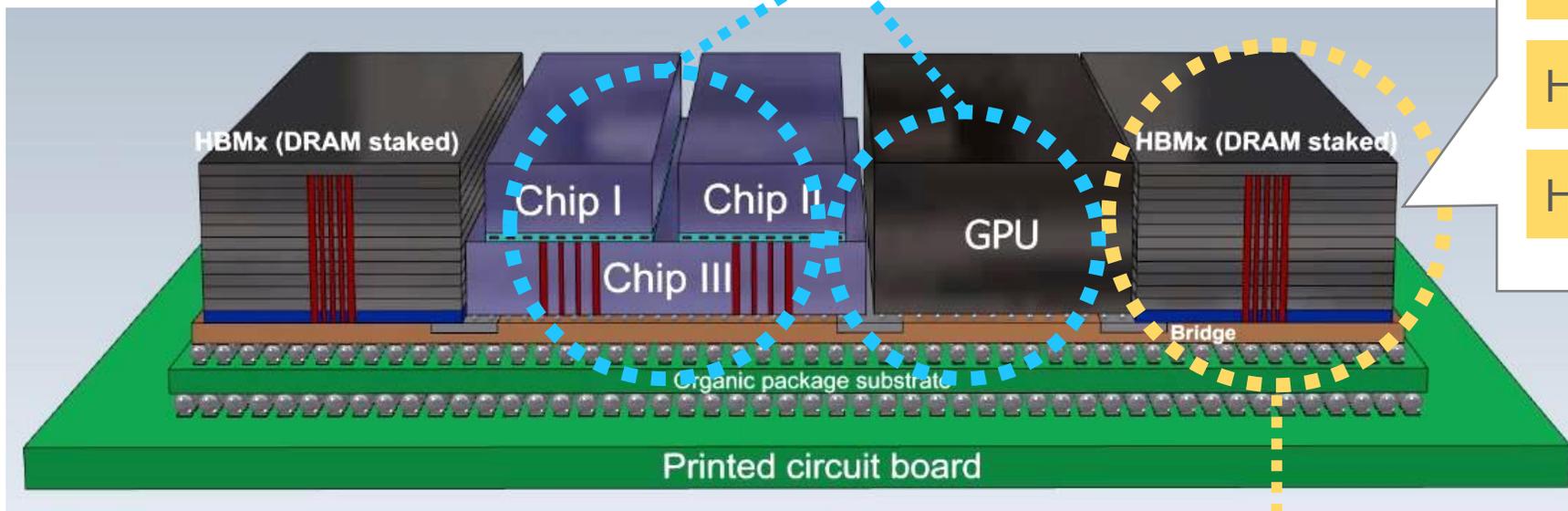
BEOLの配線工程で貢献



メモリの進展  
&  
顧客・工程数増加で更なる成長

## 1. 先端Logic製品

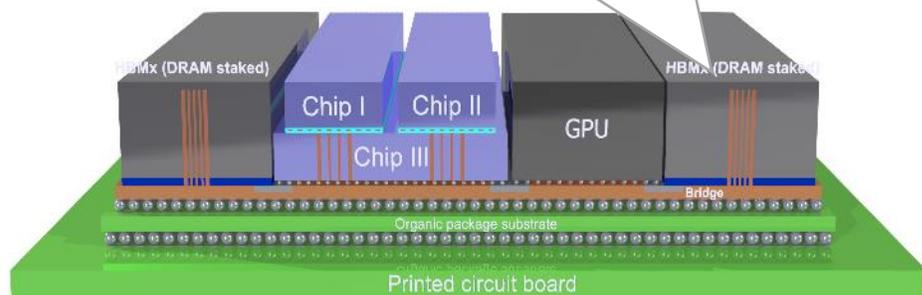
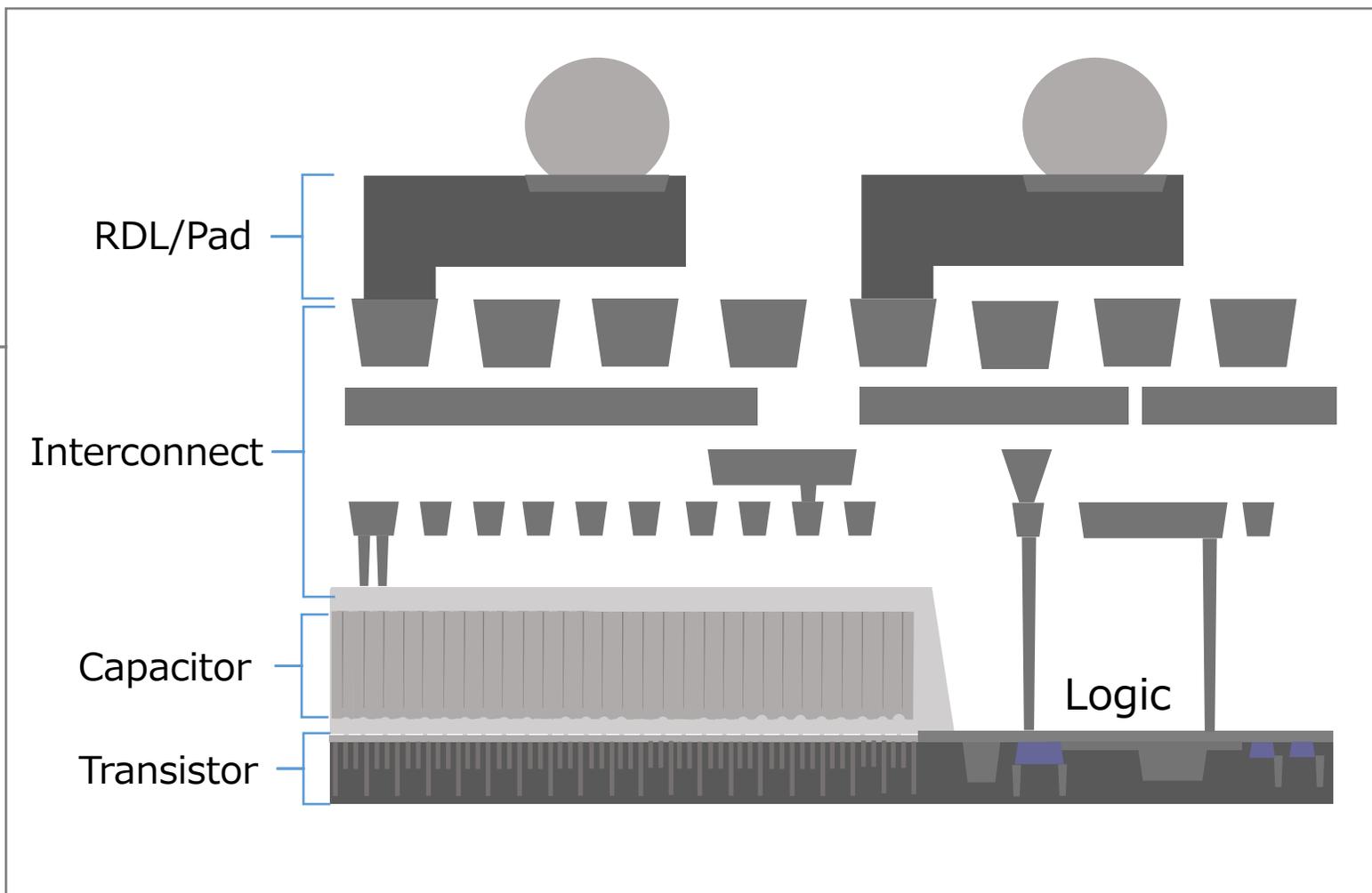
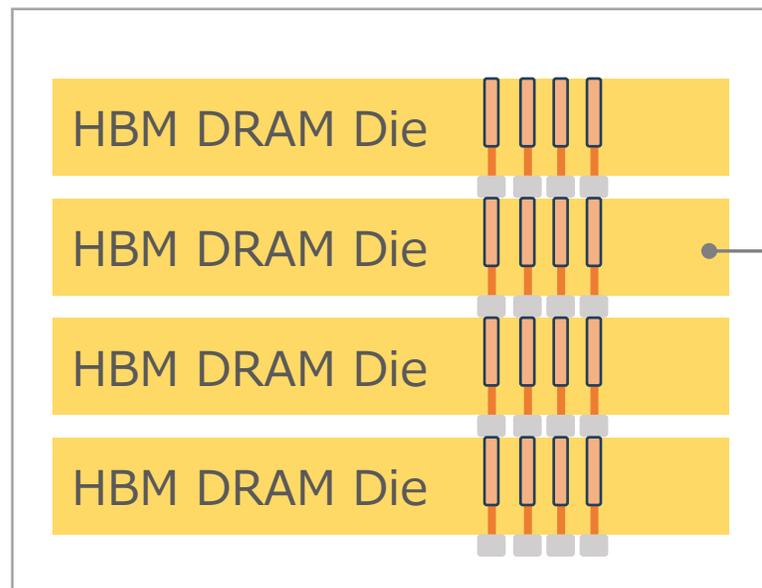
当社の施策 PVD膜の貢献・強み



## 2. AIプロセッサの為のHBM (重ね合わせメモリ)

当社の貢献と強み

HBMに加え、従来DRAM(DDR5)での工程獲得活動も進捗  
⇒着実に工程数が増加



## プロセス対応に加え、薄ウエハ・反り 垂れへの対応 平坦化・温度制御技術を 後工程・Wafer Level Packageへ

**EFEM Finger**  
• Warped Wafer Handling

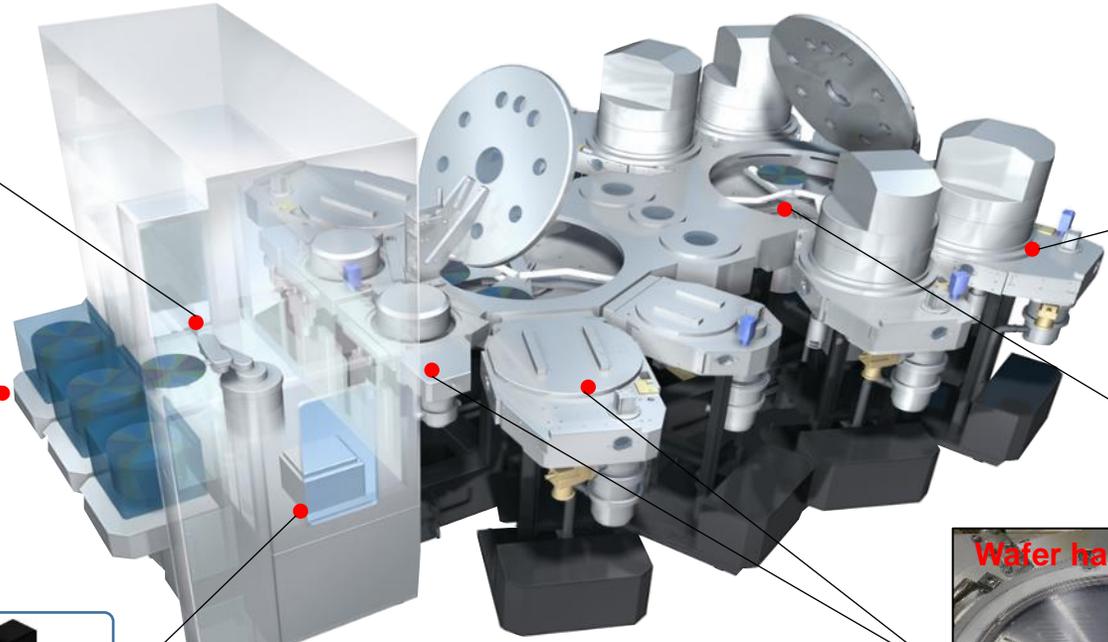
**FOUP Pitch**

反りWafer

Normal-Slot      Bi-Pitch Slot

• Handling  
• Mapping

• Handling  
• Alignment



**ESC Plate**

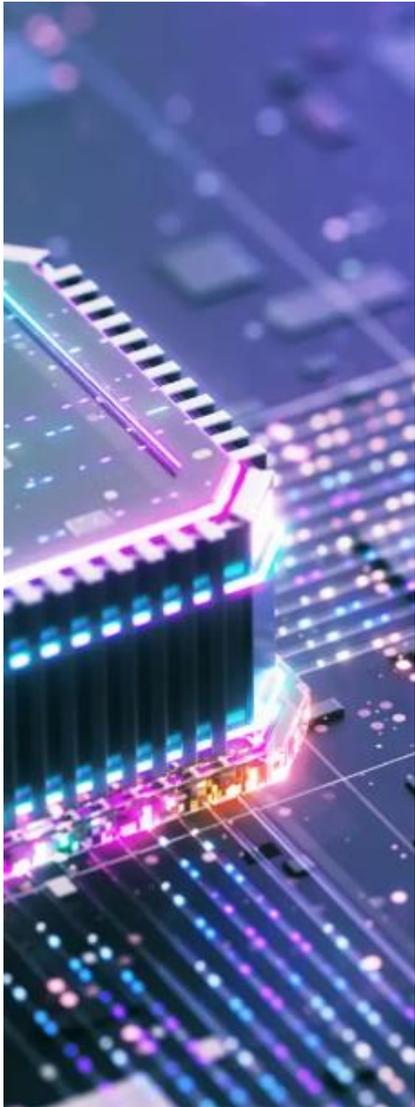
ESC Plate

Temp. controll

**Transfer Robot Blade**

• Slide of Warpage Wafer





1. 複合プロセスの中でアルバックPVD膜・その強み
2. AI用メモリ製品における当社貢献とハードウェアの適応
3. 新プラットフォーム ENTRON-EXX

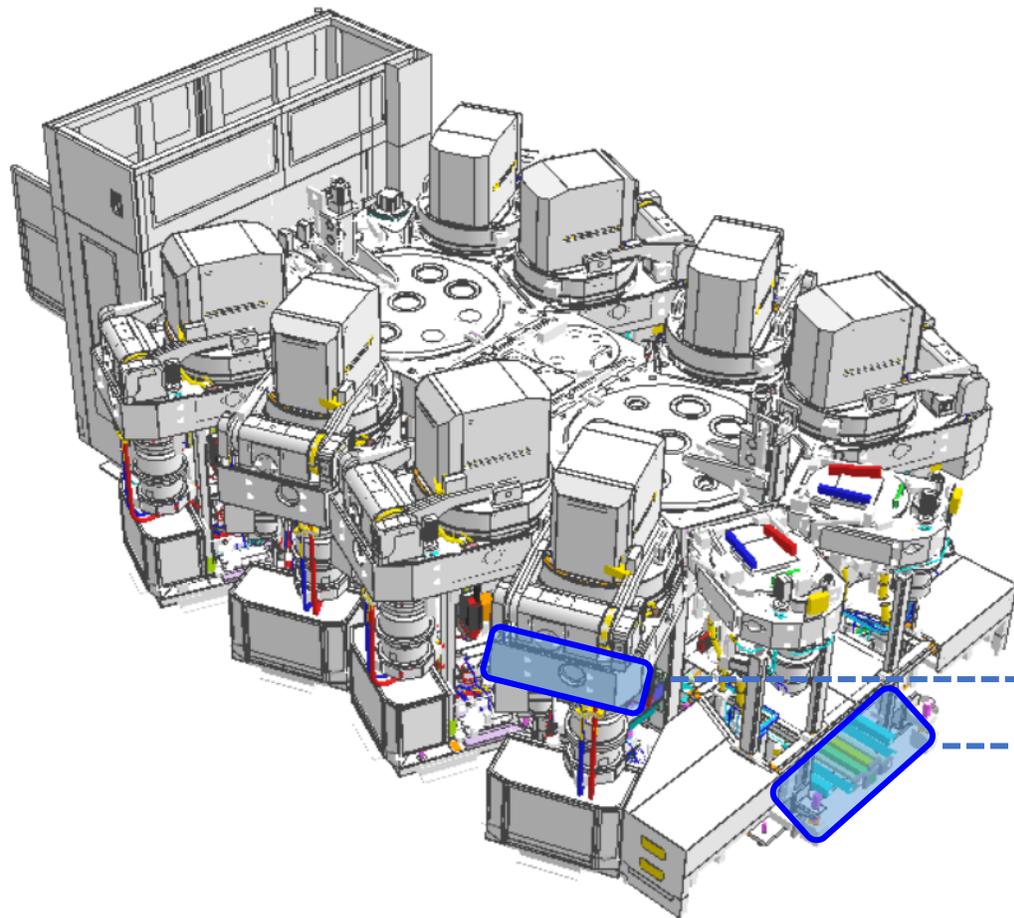
## 装置名 : ENTRON EXX

- ① Plug-In Platform接続簡略化
- ② Software Extensibility
- ③ 環境への影響を考慮した設計

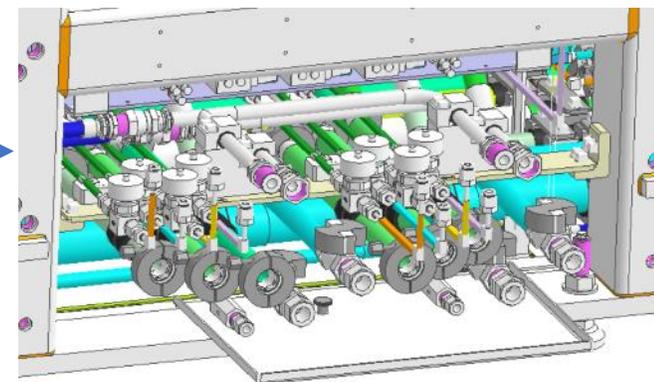


## ① Plug-In Platform接続簡略化

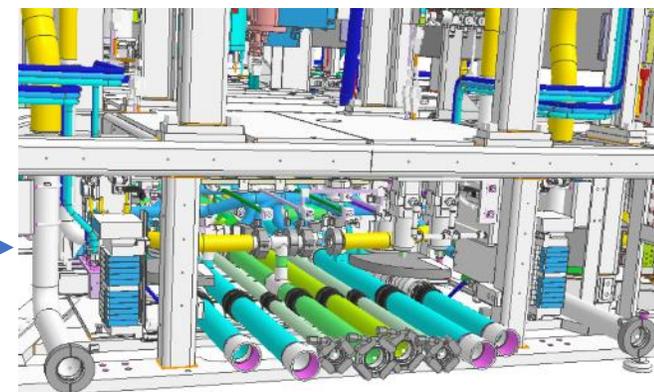
⇒移設改造納期**50%**削減



### □ チャンバーの接続簡略化



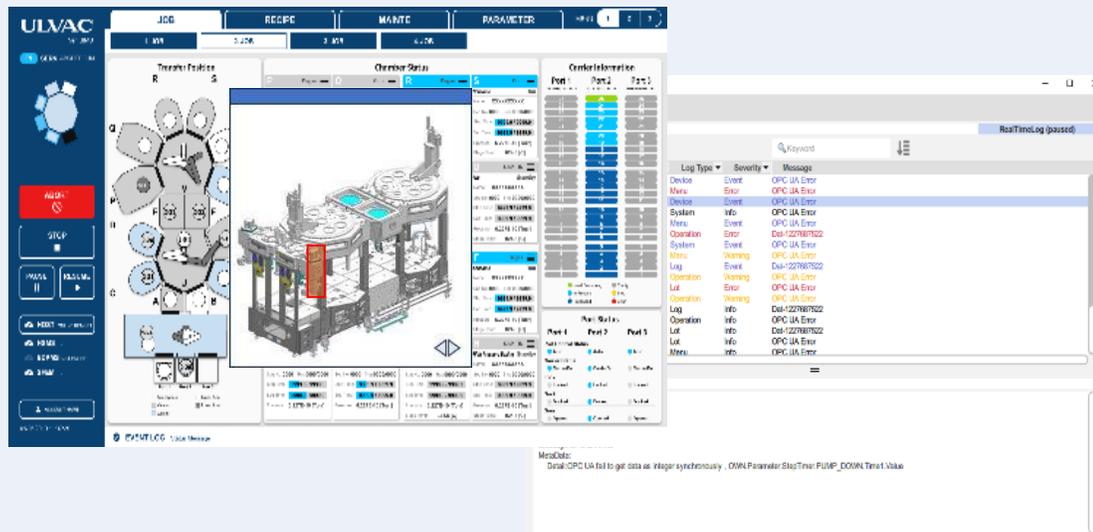
### □ 要力設備の接続簡略化



## ② Software Extensibility

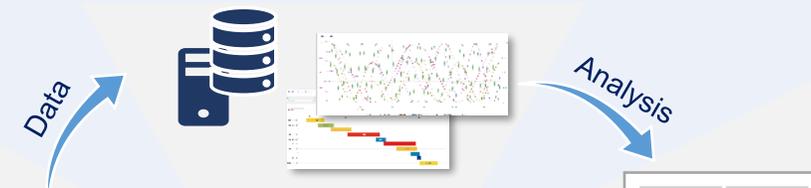
### オペレータをサポートするソフトウェア

- Prevent human error (Parameter, Recipe)



## AI

- Process parameter Optimization

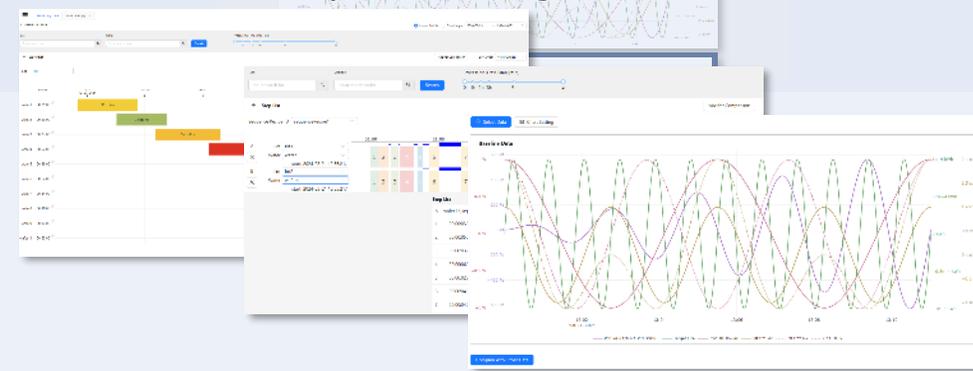


## Playback Function

- Minimize Tool Down time

## Data Visualization

- Tool Healthy monitoring



## ③ Sustainability



### 環境への影響を考慮した設計

- 待機状態での消費電力**20%**削減
- クリーンルーム内の設置床面積**最大10%**削減
- 定期メンテナンスの消耗品は従来機と完全互換
- スパッタリングターゲットのリサイクルプログラム検討中



韓国 平澤市「Technology Center PYEONGTAEK」



開所式の様子



# 先端パッケージングの現状と 弊社取り組み

執行役員 装置事業本部

電子機器事業部長

岩井 治憲

電子機器事業部 事業企画部

久保 純也



- 1.先端パッケージングについて
- 2.インターポーザとDescum処理
- 3.Panel Level Packagingと当社周辺環境

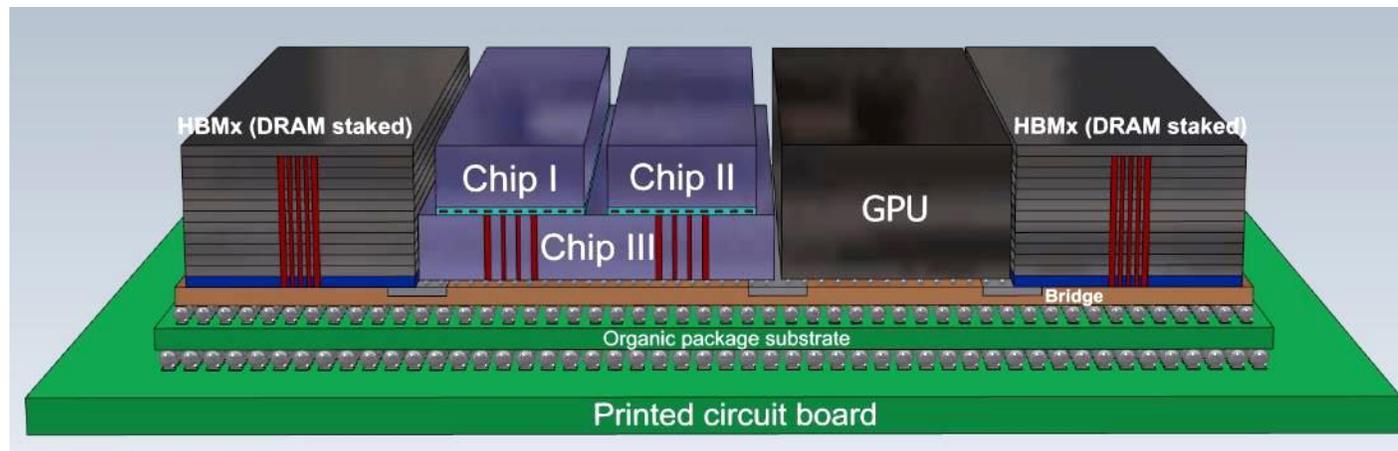
半導体の微細化

HBMの対応

新材料の適用

新構造の適用

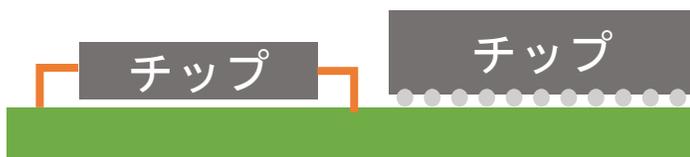
## パッケージングの役割(配線を微細に短く高密度に接続)



## パッケージング技術の進化

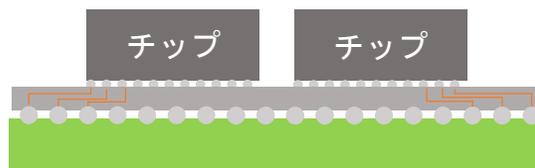
従来方式

チップ単体を並べる



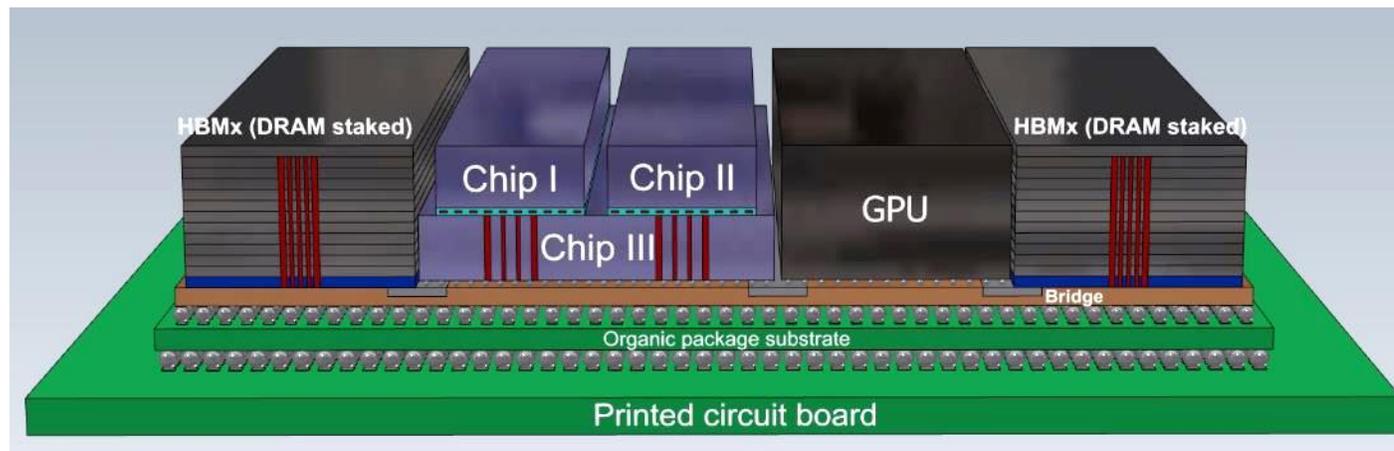
先端パッケージング

複数のチップを同じ基板に横に並べる  
配線が短く、高密度に



チップ上にチップを直接搭載する  
メモリを多段により多く搭載する  
樹脂、ガラス等Si以外の材料を使う





プラズマダイシング

TSVエッチング(シリコン基板貫通加工)

ガラス加工用エッチング(光導波路形成)

TGV ガラス基板穴加工エッチング

微細微細パターニング用エッチング

プラズマ表面活性化(ハイブリッドボンディング)

電極形成スパッタリング

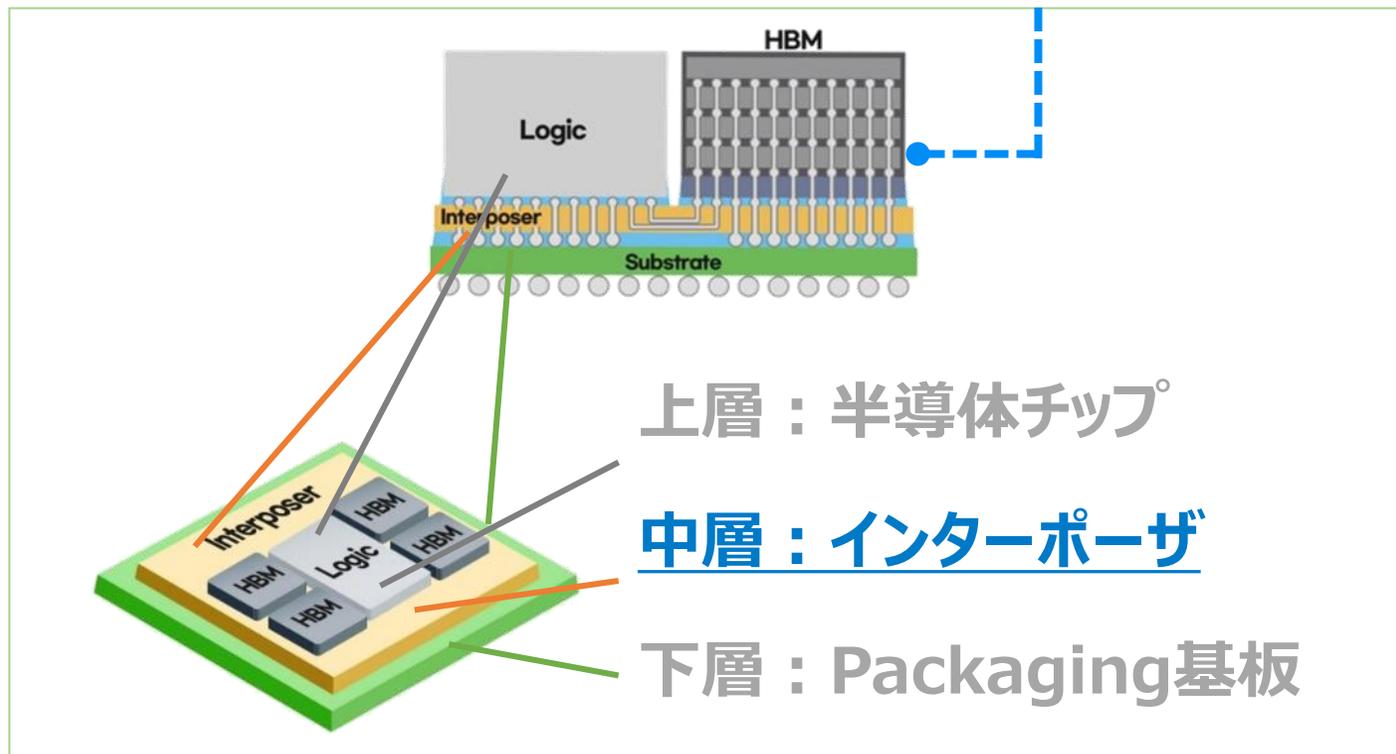
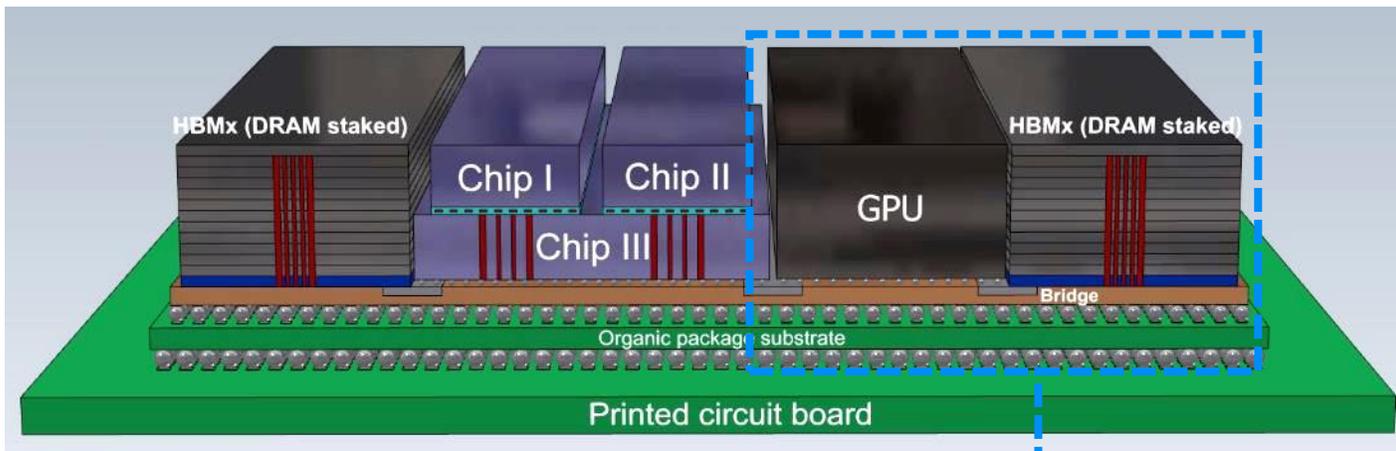
Packaging基板用シードスパッタリング

Packaging基板用デスミア処理

インターポーザ用デスカム処理



- 1.先端パッケージングについて
- 2.インターポーザとDescum処理
3. Panel Level Packagingと当社周辺環境



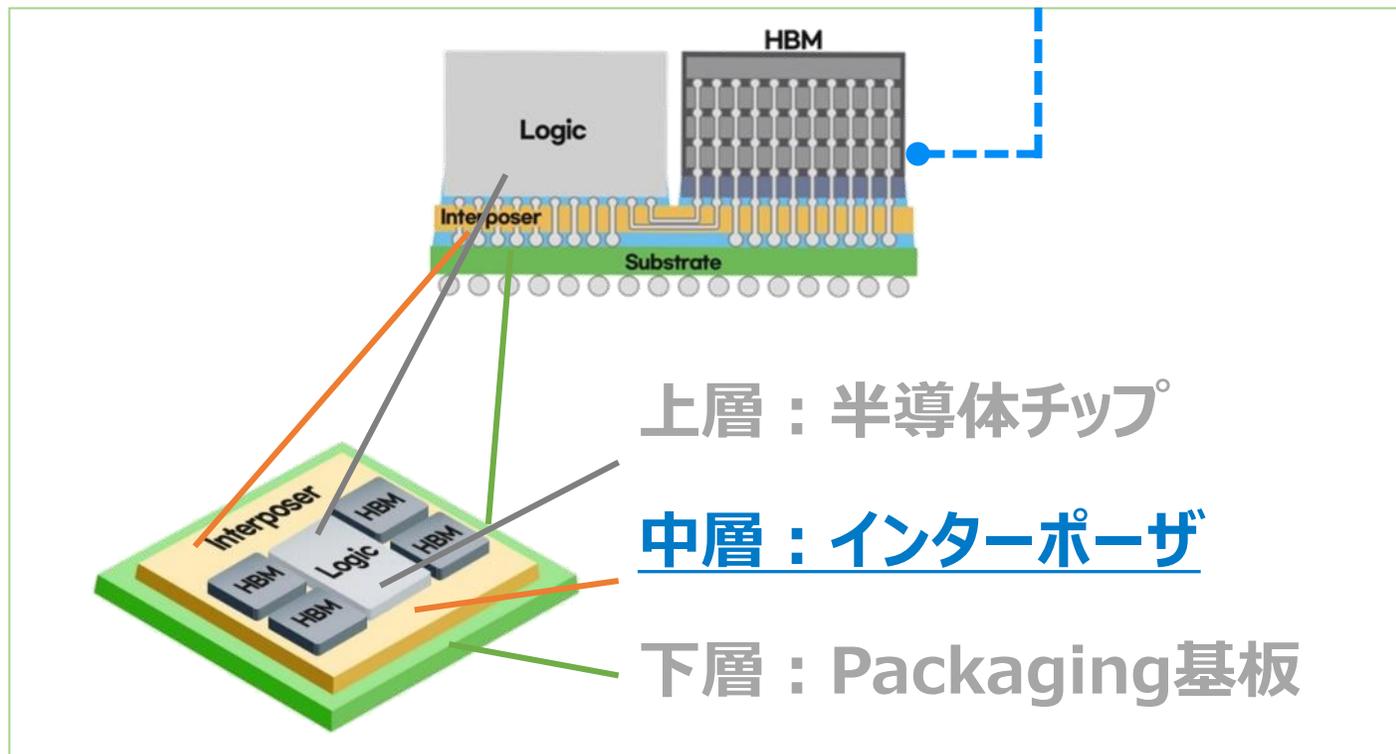
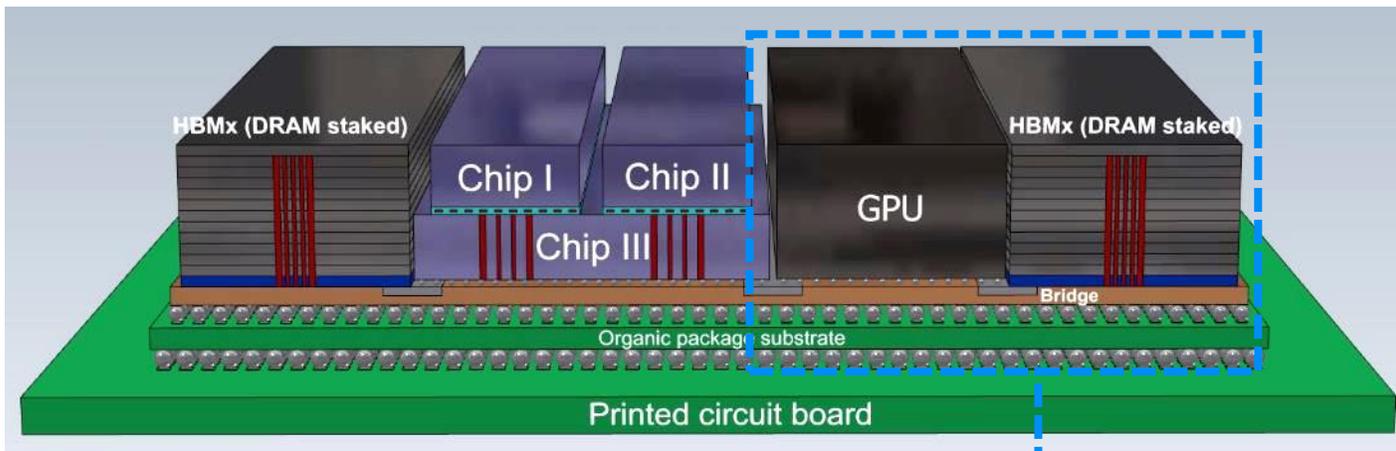
## インターポーザの機能

接続の効率化

スペースの節約

信号の品質向上

熱管理の改善



## インターポーザの材料

微細化技術

シリコン + Si基板

樹脂

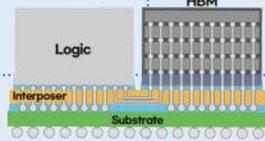
樹脂とシリコンの特性を活かした  
多様なアプローチ

樹脂 × シリコン Si基板

## インターポーザに求められる要素

電気絶縁

物理的保護



熱膨張の緩和

既存製造工程との親和性

これらの役割を果たす材料

## 樹脂



## 樹脂の特性による不安定要素

熱に不安定

化学不安定



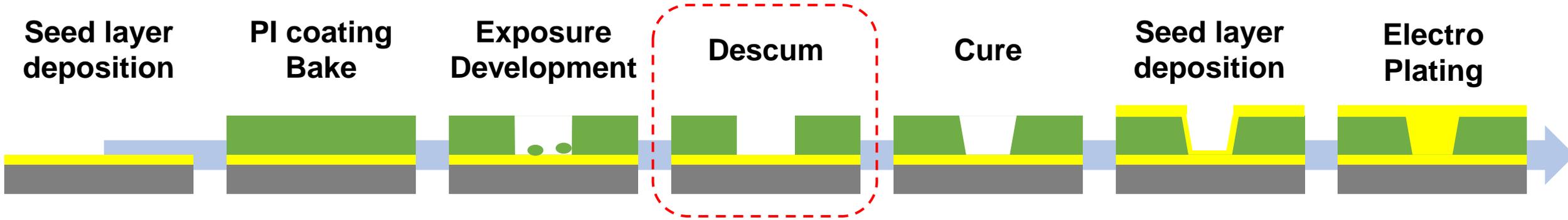
機械特性の変動

精密処理必要

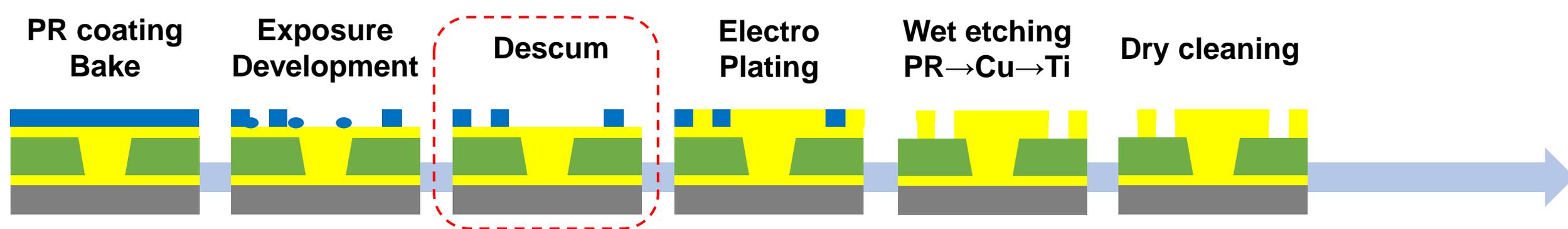
樹脂にダメージを与えてはいけない

最適なプロセス装置選定が大切

## Via 製作工程



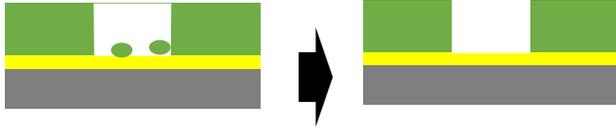
## 配線 製作工程



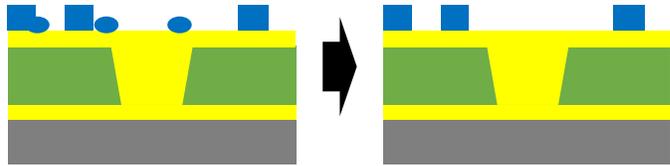
# 当社デスカム装置での実施例

Before

After



形状を保持しながら  
残渣を除去



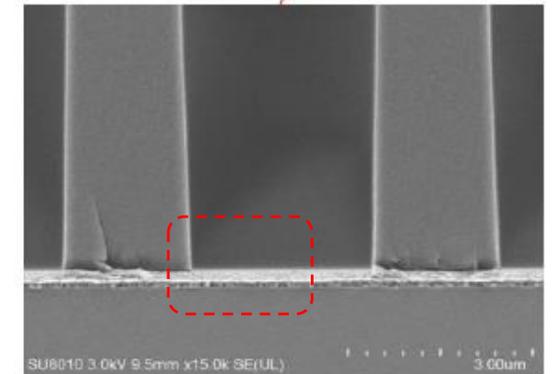
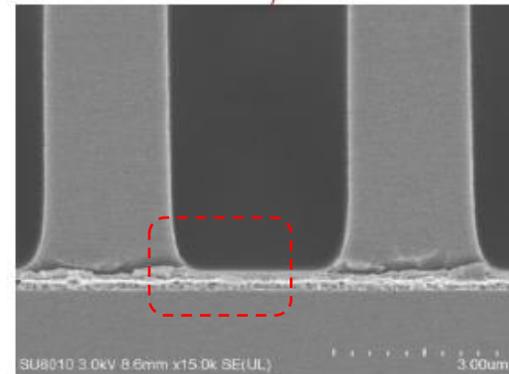
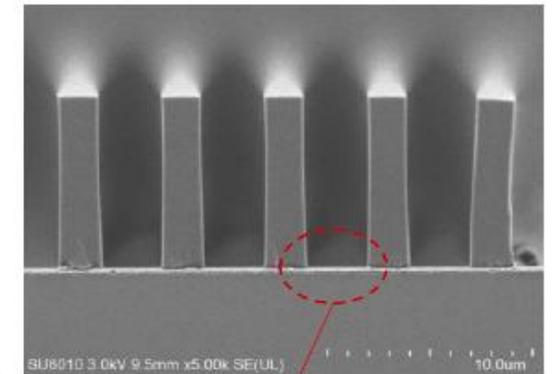
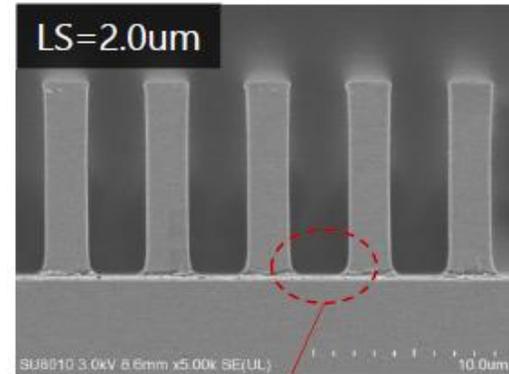
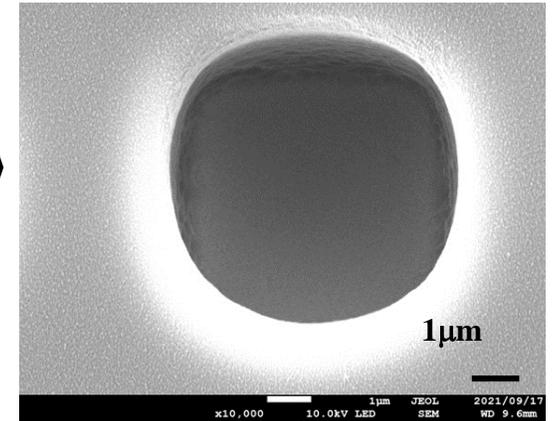
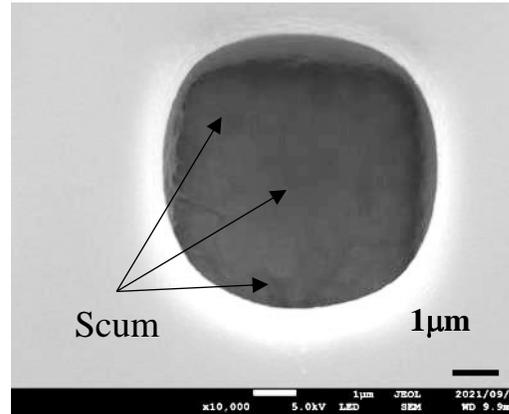
不都合な部分のみを優しく除去  
樹脂の特性を維持



Plasma System  
Model: NA

Before

After



2015~

2023~

2026~

工程数：1.5倍

Chip on Interposer on Substrate

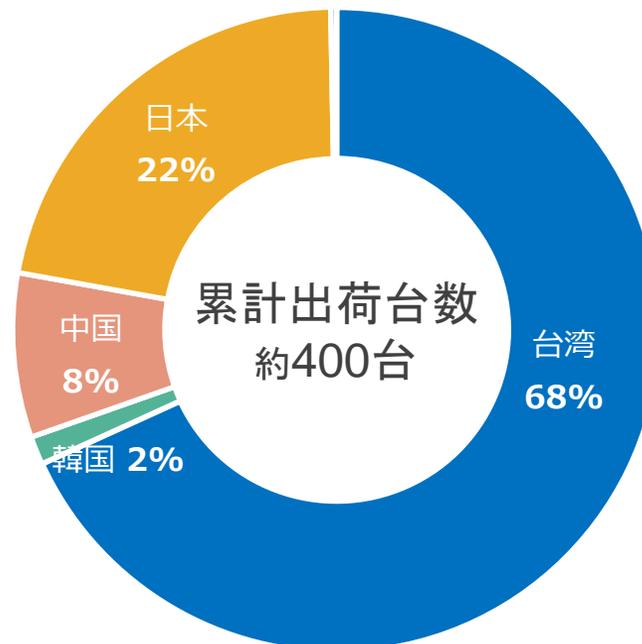


工程数1.5倍+a

3次元積層



Fanout

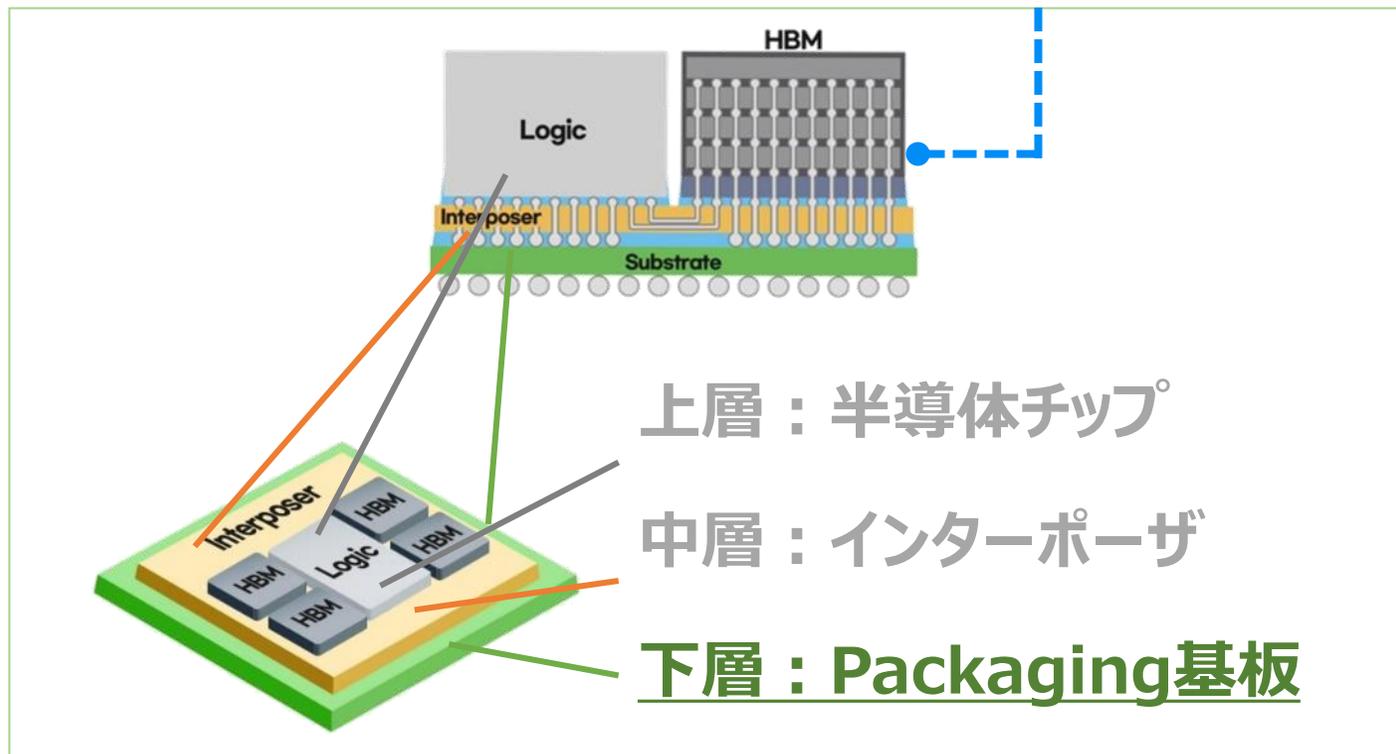
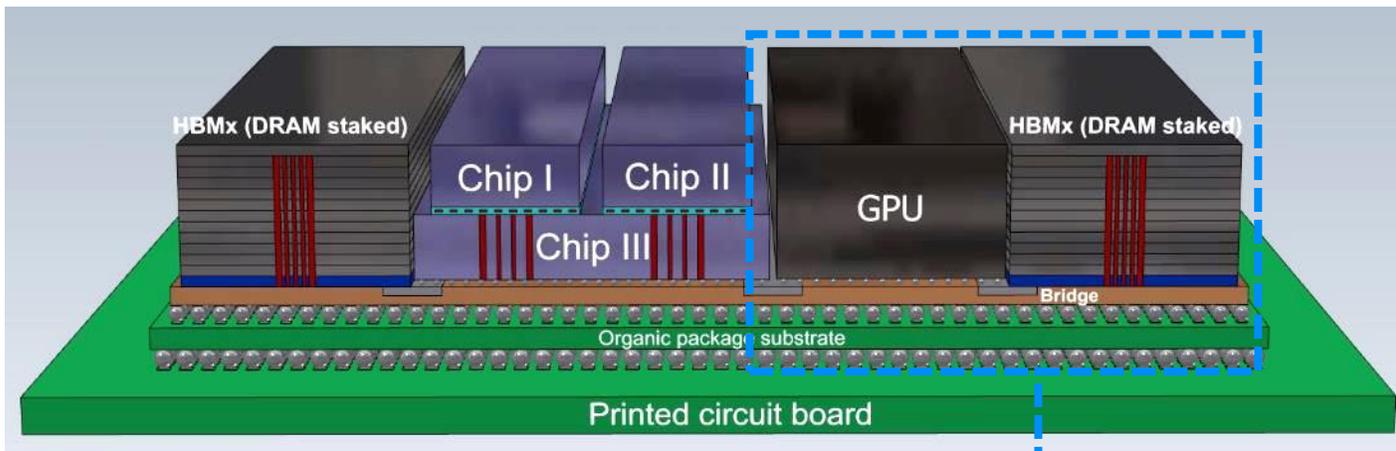




1.先端パッケージングについて

2.インターポーザとDescum処理

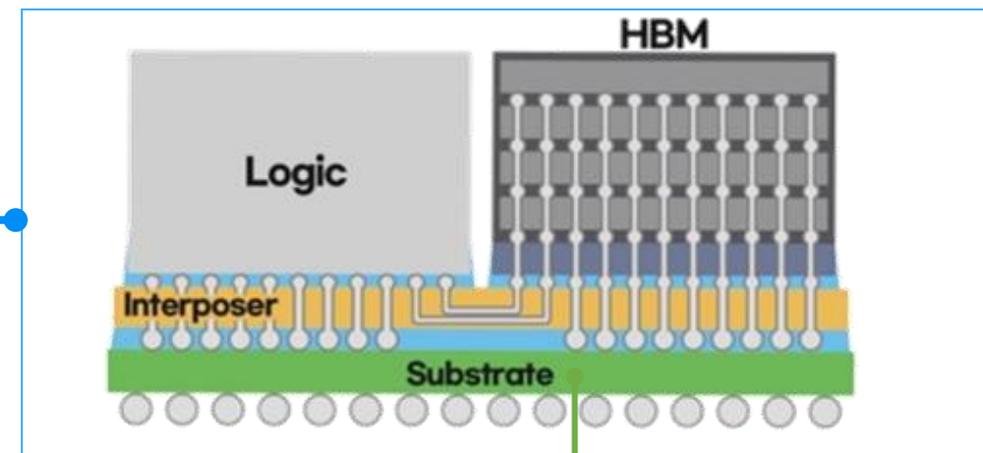
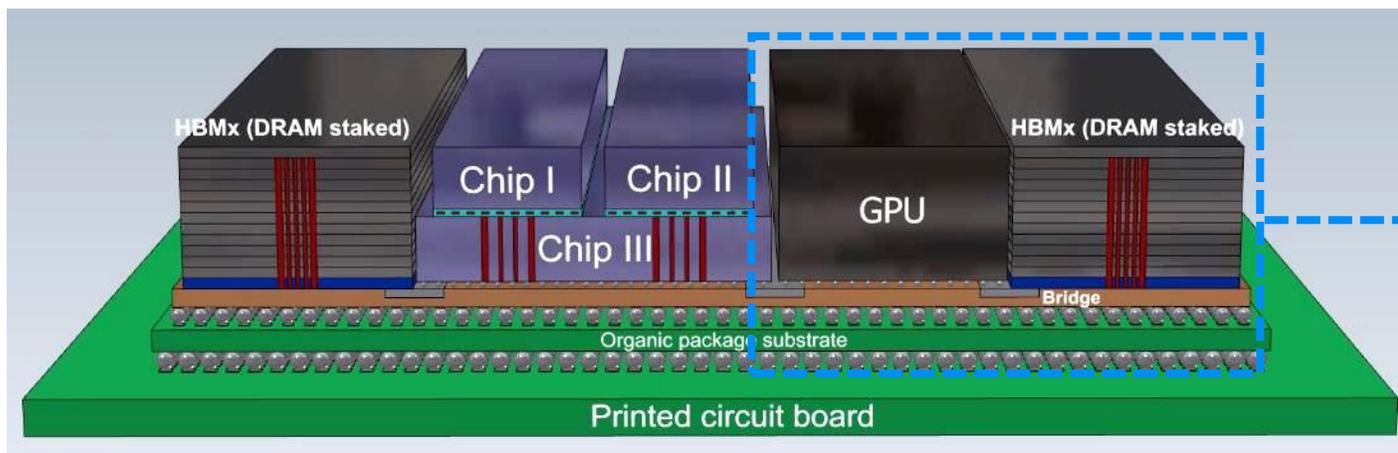
3. Panel Level Packagingと当社周辺環境



## Packaging基板の課題

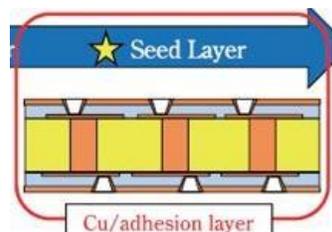
樹脂   
WETプロセス⇒DRYプロセス

樹脂 → ガラス  
   
ガラス



## ■ パネル用電極形成

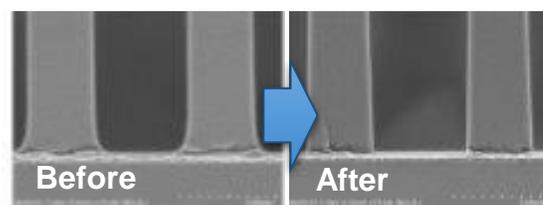
⇒ 大型プリント基板上に  
電極用金属薄膜を形成



Packaging基板

## ■ Descum

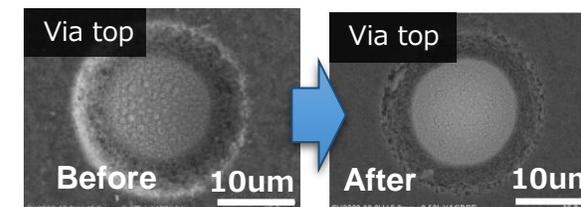
⇒ 感光性材料リソ後の残渣除去



レーザーインターポータ

## ■ Desmear

⇒ レーザ処理後の残渣の除去



Packaging基板



## インターポーザ

- Seed Sputter
- Descum

R&D



R&D



8sets

## Packaging基板

- Seed Sputter
- Desmear

R&D



R&D



16sets



パネル用プラズマ装置  
NA-1500



パネル用スパッタリング装置  
SMV-500

Total  
24sets

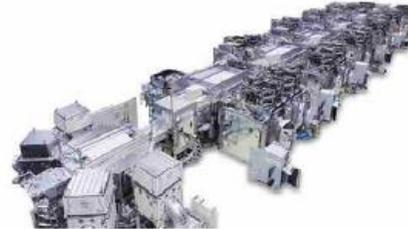
## ■ Semiconductor



### Proven in production

- 300φ Sputter
- Logic (Metal Hard mask)
- Cu RDL
- Low-Particle

## ■ Flat Panel Display



### Proven Industry Leader

- Large Size Sub. (400mm~3000mm)
- Glass Transfer
- PI/Glass Carrier transfer

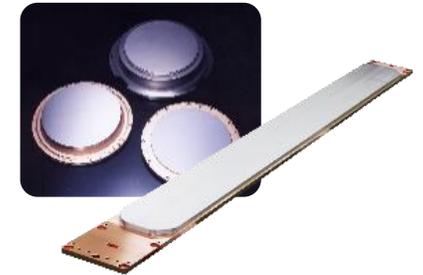
## ■ Adv. Electronics



### flexibility of system concept

- Surface Modification
- Organic Sub.
- Curved Sub.
- Glass Transfer
- PI/Glass Carrier transfer

## ■ Material



### Various Materials

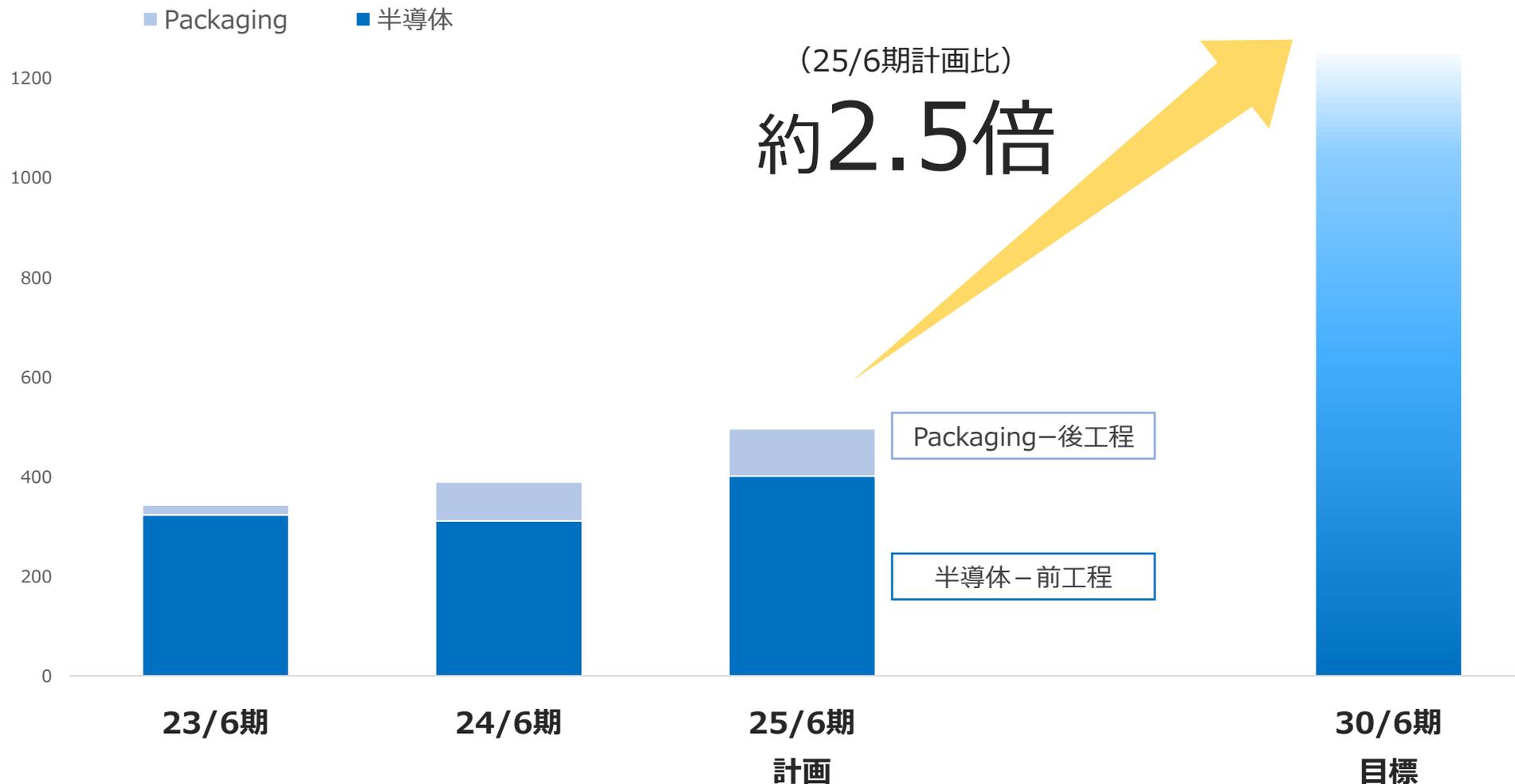
- Pure Tungsten
- Cu Alloy, Cu, MoTi,,,,
- Oxide material
- Adhesion Metal

**Panel Level Package**

2024年7月に設立された日米の材料・装置等の企業10社によるコンソーシアム「US-JOINT」に参画



## 半導体&Packaging長期受注目標 【単位：億円】



**ULVAC**